



KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020082789 A
 (43)Date of publication of application: 31.10.2002

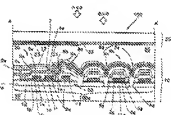
(21)Application number: 1020020022376
 (22)Date of filing: 24.04.2002
 (30)Priority: 25.04.2001 JP2001
 2001128053
 (51)Int. Cl. G02F 1/1335

(71)Applicant: SEIKO EPSON CORPORATION
 (72)Inventor: KOBASHI YUTAKA

(54) ELECTRO-OPTICAL DEVICE AND ELECTRONIC EQUIPMENT

(57) Abstract:

PURPOSE: To provide an electro-optical device in which a light reflection film having a light diffusion function can be formed in a suitable state while suppressing the increase of the manufacturing cost to the minimum, and to provide an electronic equipment provided with it. **CONSTITUTION:** In the array substrate 10 of an active matrix electro-optical device 100 of the reflection type or the semi-transmissive type, there are formed on the surface of a light reflection film 8a, a ground protective film 11a, a gate insulator 2a, scanning lines 3a, a first interlayer insulation film 4a, data lines 6a and a recessed-projected pattern 8g formed of the steps or concavity and convexity of a thin film for recessed-projected formation 11g which is formed by leaving part of a thin film of the same layer as a second interlayer insulating film 5a by the predetermined pattern, and thin layers 2g, 3g, 4g, 6g, and 5g. Consequently, the light made incident from the counter substrate 20 is diffused and reflected towards the counter substrate 20.



copyright KIPO & JPO 2003

Legal Status

Date of request for an examination (20020424)
 Notification date of refusal decision { }
 Final disposal of an application (registration)
 Date of final disposal of an application (20041025)
 Patent registration number (1004612870000)
 Date of registration (20041202)
 Number of opposition against the grant of a patent { }
 Date of opposition against the grant of a patent { }
 Number of trial against decision to refuse { }
 Date of requesting trial against decision to refuse { }
 Date of extinction of right { }

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/1335

(11) 공개번호
(43) 공개일자

특2002-0082789
2002년10월31일

(21) 출원번호 10-2002-0022376

(22) 출원일자 2002년04월24일

(30) 우선권주장 JP-P-2001-00128053 2001년04월25일 일본(JP)

(71) 출원인 세아코 엘손 가부시키가이샤

일본

050-050

일본 도쿄도 신주꾸구 니시신주쿠 2초메 4-1

(72) 발명자 고바야시유타케

일본

일본나가노켄스위시오외3초메3-5세이공엘손가부시키가이샤

(74) 대리인 김창세

(77) 심사청구 있음

(54) 출원명 전기 광학 장치 및 전자 기기

요약

본 발명은 제조 비용의 증대를 최소한으로 억제하면서, 광학신 기능을 구비한 광반사막을 배열직한 상태로 형성할 수 있는 전기 광학 장치, 및 그것을 구비한 전자 기기를 제공하기 위한 것이다.

액티브 매트릭스형의 반사형 또는 반투과·반 반사형의 전기 광학 장치(100)에 있어서, 아래에 기판(10)에서는, 광반사막(8a)의 표면에는, 하지 보호막(11a), 개시층 절연막(2a), 주시선(3a), 제 1 층간 절연막(4a), 데이터선(6a), 제 2 층간 절연막(5a)과 통상한 층의 박막이 소정 패턴으로 남겨진 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)의 단차나 요철에 의해서 형성된 요철 패턴(8g)이 형성되어 있기 때문에, 대향 기판(20)으로부터 입사한 광을 확산시키면서, 대향 기판(20)으로 향하여 반사시킬 수 있다.

도표도

도5

물체서

도면의 간단한 설명

도 1은 전기 광학 장치를 대향 기판 쪽에서 보았을 때의 평면도,

도 2는 도 1의 H-H'선에 있어서의 단면도,

도 3은 전기 광학 장치에 있어서, 매트릭스 형상으로 배치된 복수의 화소에 형성된 격조 소자, 패턴 등의 등가 회로도,

도 4는 본 발명의 실시예 1에 따르는 전기 광학 장치에 있어서, TFT 아래에 기판에 형성된 각 화소의 구성을 나타내는 평면도,

도 5는 본 발명의 실시예 1에 따르는 전기 광학 장치를, 도 4의 A-A'선에 상응하는 위치에서 절단했을 때의 단면도,

도 6은 도 5에 나타내는 전기 광학 장치에 있어서, 화소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 패턴에 요철 패턴을 형성한 도면을 확대하여 나타내는 단면도,

도 7의 (A)~(F)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 아래에 기판의 제조 방법을 나타내는 공정 단면도,

도 8의 (A)~(E)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 아래에 기판의 제조 방법에 있어서, 도 7에 나타내는 공정에서 진행되는 각 공정의 공정 단면도,

도 9의 (A)~(D)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 아래에 기판의 제조 방법에 있어서, 도 8에 나타내는 공정에서 진행되는 각 공정의 공정 단면도,

도 10의 (A)~(D)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 아래에 기판의 제조 방법에 있어서, 도 9에 나타내는 공정에서 진행되는 각 공정의 공정 단면도,

도 11의 (A), (B)는 본 발명의 실시예 2에 따르는 전기 광학 장치의 TFT 아래에 기판의 제조 방법에 있어서, 그 특장적인 공정을 나타내는 공정 단면도,

도 12는 본 발명의 실시예 2에 따르는 전기 광학 장치에 있어서, 화소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 패턴에 요철 패턴을 형성한 도면을 확대하여 나타내는 단면도,

도 13의 (A), (B)는 본 발명의 실시예 3에 따르는 전기 광학 장치의 TFT 아래에 기판의 제조 방법에 있어서, 그 특장적인 공정을 나타내는 공정 단면도,

도 14는 본 발명의 실시예 3에 따른 전기 광학 장치에 있어서, 화소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 표면에 요철 패턴을 형성한 도면을 확대하여 나타내는 단면도.

도 15는 본 발명의 실시예 4에 따른 전기 광학 장치에 있어서, 화소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 표면에 요철 패턴을 형성한 도면을 확대하여 나타내는 단면도.

도 16은 본 발명의 실시예 5에 따른 전기 광학 장치에 있어서, 화소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 표면에 요철 패턴을 형성한 도면을 확대하여 나타내는 단면도.

도 17은 본 발명의 실시예 6에 따른 전기 광학 장치의 단면도.

도 18은 본 발명에 따른 전기 광학 장치를 표시 장치로서 이용한 전자 기기의 회로 구성을 나타내는 블록도.

도 19는 본 발명에 따른 전기 광학 장치를 이용한 전자 기기의 일 실시 형태로서의 모바일용 PDA를 컴퓨터를 나타내는 설명도.

도 20은 본 발명에 따른 전기 광학 장치를 이용한 전자 기기의 일 실시 형태로서의 휴대 전화기의 설명도.

도 21은 본 발명의 전기 광학 장치의 단면도.

도면의 주요 부분에 대한 부호의 설명

1a: 반도체막	1a': 채널 형성용 영역
1b: 채널막 소스 영역	1c: 채널막 드레인 영역
1d: 고농도 소스 영역	1e: 고농도 드레인 영역
2a: 게이트 절연막	
2g: 게이트 절연막과 동일한 층의 요철 형성용 박막	
3a: 주사선	
3b: 화상선	
3g: 주사선과 동일한 층의 요철 형성용 박막	
4a: 제 1 층간 절연막	
4g: 제 1 층간 절연막과 동일한 층의 요철 형성용 박막	
5a: 제 2 층간 절연막	
5g: 제 2 층간 절연막과 동일한 층의 요철 형성용 박막	
6a: 데이터선	
6g: 데이터선과 동일한 층의 요철 형성용 박막	
7: 광반사막	8a: 광반사막
8b: 요철 패턴의 불투명부	8c: 요철 패턴의 투명부
9g: 광반사막 표면의 요철 패턴	9a: 화소 전극
10: TFT 어레이 기판	11a: 하지 보호막
11g: 하지 보호막과 동일한 층의 요철 형성용 박막	
20: 대향 기판	21: 대향 전극
23: 치광막	30: 화소 스위칭층의 TFT
50: 액정	53: 주변 구획부
60: 축적 필라	100: 전기 광학 장치
100a: 화소	

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 전기 광학 장치, 및 그것을 이용한 전자 기기에 관한 것이다. 더 자세히는, 당해 전기 광학 장치에 있어서의 화소의 구성에 관한 것이다.

액정 장치 등의 전기 광학 장치는, 각종 기기의 표시형(廉視型)의 표시 장치로서 이용되고 있다. 이러한 전기 광학 장치를, 화소 스위칭층의 비선형 소자로서 TFT를 이용한 액티브 매트릭스형의 액정 장치에 이용서는, 도 21에 도시하는 바와 같이, 전기 광학 장치로서의 액정(50)을 사이에 위치하는 TFT 어레이 기판(10) 및 대향 기판(20)중, TFT 어레이 기판(10)측에는, 화소 스위칭층의 TFT(박막 트랜지스터 Thin Film Transistor)(30)와, 이 TFT(30)를 거쳐서 데이터선(6a)에 전기적으로 접속하는 TFO 박 막의 투명 도전층막으로 이루어지는 화소 전극(9a)이 형성되어 있다.

액정 장치를, 반사형 또는 반투과·반(半) 반사형인 것에서는, 대향 기판(20)측에서 입사되어 온 외광(外光)을 대향 기판(20)측을 향해서 반사하기 위한 광반사막(8a)이 화소 전극(9a)의 하층부에 형성되고, 대향 기판(20)측에서 입사된 광을 TFT 어레이 기판(10)측에서 반사하고, 대향 기판(10)측에서 출사된 광에 의해서 화상을 표시하는 방식이 주류이다. 또, 대향 기판(20)측에 광반사막을 형성하는 것에 의해, TFT 어레이 기판(10)측에서 입사된 외광을 대향 기판(20)측에서 반사하고, TFT 어레이 기판(10)측에서 출사된 광에 의해서 화상을 표시하는 것도

가능하지만, 이러한 구성의 경우, TFT 아래에 기판(10)을 같이 투과하게 되기 때문에, TFT(30)의 형성 영역 등에서는 용이 후각하지 않으므로, 빛은 표시를 한다 고 하는 점에서 불리하다. 또한, 여기서 기판(10), 대향 기판(20)의 액정(50)과 반대측에 반사판을 마련하는 구조도 고려할 수 있지만, 빛의 시차의 문제로 인해 표시 품질을 상가한 바와 같은 내면(內面) 전극 구조에 비해 일반적으로 상형이 떨어진다.

이러한 반사판 또는 반투과·반 반사형의 액정 장치에 있어서, 광반사막(8a)에서 반사된 광의 방향성이 광하면, 화상을 보는 것에도 따라 밝기가 서로 다른 등의 시야각 의존성이 생기게 된다. 그래서, 종래에는, 액정 장치를 제조할 때, 제 2 층간 절연막(5a)(표면 보호막)의 표면에, 아르코 수지 등의 광광성 수지를 800nm~1500nm의 두께로 도포한 뒤, 이 광광성 수지를 포토소그라피 기술을 이용하여 패터닝함으로써, 광반사막(8a)의 하층쪽을, 광반사막(8a)과 평면적으로 겹치는 영역에, 요철 형성을 광광성 수지층(13)을 소정의 패턴으로 선택적으로 남기는 것에 의해, 그 상층쪽에 형성되는 광반사막(8a)의 표면에 요철 패턴(8g)을 형성하고 있다.

이 때문에, 대향 기판(20)으로부터 입사된 광은, 광반사막(8a)의 표면에서, 확산되어서 반사되어 대향 기판(20)으로 향하기 때문에, 액정 장치에서 표시되는 화상의 시야각 의존성이 억제될 수 있다.

또, 여기서는 최소 수직절연의 액티브 소자로서 TFT를 채용서 나타냈지만, 액티브 소자로서 MIM(Metal Insulator Metal) 소자 등의 박막 다이오드 소자(TFD:Thin Film Diode) 소자를 이용하더라도 전혀 상관없다.

발명이 이루고자 하는 기술적 과제

그러나, 종래의 액정 장치와 같이, 요철 형성을 광광성 수지층(13)에 의해서 광반사막(8a)의 표면에 요철 패턴(8g)을 형성하는 방법에서는, 광광성 수지를 도포 하는 공정을 추가하여 하기 때문에, 제조 비용이 증가한다고 하는 문제점이 있다. 또한, 이 도포한 광광성 수지를 포토소그라피 기술을 이용하여 요철 형성을 광광성 수지층(13)으로서 선택적으로 남기기 위한 공정도 추가하여 하기 때문에, 제조 비용이 증가한다고 하는 문제점이 있다.

이상의 문제점을 감안하여, 본 발명의 과제는, 제조 비용의 증대를 최소한으로 억제하면서, 광 활성 기능을 구비한 광반사막을 저렴한 상태로 형성할 수 있는 전기 광학 장치, 및 그것을 구비한 전자 기기를 제공하는 데 있다.

발명의 구성 및 작용

상기 과제를 해결하기 위해서, 본 발명에서는, 전기 광학 물질들 사이에 유지하는 기판상에는, 적 색소나 다 적어도, 하나 또는 복수의 배선과 전기적으로 접속하는 최소 수직절연의 액티브 소자와, 광반사막을 구비한 전기 광학 장치에 있어서, 상기 광반사막의 하층쪽, 당해 광반사막과 평면적으로 겹치는 영역에는, 상기 하나 또는 복수의 배선, 및 그 둘의 배선과 겹치는 상층 또는 하층에 형성된 절연막의 적어도 1층과 동일한 층의 영역에 소정의 패턴으로 선택적으로 형성된 요철 형성과, 당해 요철 형성을 박막의 비방향 영역이 마련되고, 상기 광반사막의 표면에, 상기 요철 형성을 박막의 하층과 비방향 영역에 의하여 요철 패턴이 형성되어 있는 것을 특징으로 한다.

본 발명에서는, 광반사막의 하층쪽, 광반사막과 평면적으로 겹치는 영역에는, 상기 하나 또는 복수의 배선, 및 그 둘의 배선과 겹치는 상층 또는 하층에 형성된 절연막의 적어도 1층과 동일한 층의 박막을 요철 형성을 박막으로서 소정의 패턴으로 선택적으로 형성하고, 이 요철 형성을 박막 형성의 유무에 기인하는 단차, 요철을 이용하여, 광반사막의 표면에 요철 패턴을 형성한다. 여기서, 상기 하나 또는 복수의 배선 및 그 둘의 배선과 겹치는 상층 또는 하층에 형성된 절연막은, 광반사막에 요철을 부여하기가 여부에 관계없이, 반드시, 형성되어 있는 것이고, 그 둘은, 기판의 표면 전체에 소정의 박막을 형성한 뒤, 포토소그라피 기술을 이용하여 패터닝하는 등의 방법에 의해 형성되는 것이다. 이 때문에, 상기 하나 또는 복수의 배선 및 그 둘의 배선과 겹치는 상층 또는 하층에 형성된 절연막을 형성하는 공정들 그대로 연속하여, 그 둘과 동일한 층의 요철 형성을 박막을 소정의 패턴으로 선택적으로 형성할 수 있다. 따라서, 성막 공정을 추가하는 일 없이, 광학기능을 구비한 광반사막을 형성할 수 있다. 또한, 기판상에 액티브 소자를 형성하는 영역을 피하여 요철 형성을 박막을 형성하는 것도 용이하기 때문에, 액티브 소자를 형성하기 위한 미세 가공을 하는 데 지장이 없다.

또, 여기서 말하는 액티브 소자는, MIM 구조 등을 구비하는 TFD 소자 등의 비선형 2 단차 소자이거나도 무방하고, TFT 이더라도 무방하다. 또한, TFT에서, 비정질 실리콘을 불순물에 이용하거나, 또는, 폴리실리콘 Si를 불순물에 이용하더라도 상관없고, 역(逆) 스텝(stagger) 형, 순(順) 스텝 형, 코플라너비(coplanar)형의 어느 구조이더라도 지장이 없다.

본 발명에 있어서, 상기 광반사막의 하층쪽, 또한, 상기 요철 형성을 박막보다도 상층쪽에는 절연막이 형성되어 있는 것이 바람직하다. 이와 같이 구성하면, 요철 형성을 박막의 유무에 기인하는 단차나 요철이, 절연막에 의해서 여지가 없는, 완전한 형상으로 되어 광반사막의 표면에 요철 패턴으로 반영되어 결과해, 예지기에 기인하는 시야각 의존성의 발생을 방지할 수 있다.

여기서, 상기 절연막의 평균 막두께는, 상기 요철 패턴에 있어서의 고저차의 1/2배로부터 2배까지의 범위인 것이 바람직하다. 상기 절연막의 평균 막두께가 요철 패턴의 고저차의 2배를 넘으면, 절연막에 의해서 요철이 소거되어 버려, 광 반사 성능이 지나치게 감하여, 밝은 화상이 얻어지지 않는다. 화상의 시야각 의존성이 강해져 버린다. 이에 반해, 상기 절연막의 막두께가 요철 패턴의 고저차의 1/2배 이하에서는, 절연막에 의해서 예지형 확실성 소거할 수 없다. 예지에 기인하는 시야각 의존성이 발생해 버린다. 그 때문에, 상기 절연막의 막두께를 상기 요철 패턴에 있어서의 고저차의 1/2배로부터 2배까지의 범위로 설정하면, 시야각 의존성을 억제할 수 있을 것 등시, 화상의 밝기도 확보할 수 있다.

본 발명에 있어서, 상기 요철 형성을 박막은, 1층만 이더라도 무방하지만, 2층 이상 형성되어 있는 것이 바람직하다. 광반사막의 표면에 충분한 고저차를 갖는 요철 패턴을 형성하기 위해서, 거시적 영역의 광과 동일한 두께를 갖는 요철 형성을 박막을 형성해야 하지만, 통상, TFT에는 그 정도 두께는 박막이 형성되지 않는다. 그런데, 상기 요철 형성을 박막을 2층 이상 형성하면, 박막이 얇은 경우에도, 광반사막의 표면에 충분한 고저차를 갖는 요철 패턴을 형성할 수 있다.

본 발명에 있어서는, 예컨대, 상기 요철 형성을 박막에는, 적어도, 상기 배선층 하나와 동일한 층의 도전막이 포함되어 있는 구성을 채용할

수 있다. 이 경우, 상기 배선층의 하나와 동일한 층의 도전막으로 이루어지는 상기 요철 형성용 박막은 상기 배선과 전기적으로 분리되어 있는 것이 바람직하다.

본 발명에 있어서, 상기 패턴의 소자는, 예컨대, TFT 또는 TFD 소자이며, 이 경우, 상기 배선층의 하나는 주사선이다.

본 발명에 있어서, 상기 패턴의 소자가 TFT인 경우, 상기 요철 형성용 박막에는, 적어도, 주사선 또는 게이트 전극과 동일한 층의 도전막이 포함되어 있다.

이러한 주사선이나 게이트 전극은, 기판의 표면 전체에 도전막을 형성한 후, 포토리스그래피 기술을 이용하여 패턴화하는 것에 의해 형성되는 것이다. 이 때문에, 주사선 또는 게이트 전극을 형성하는 공정을 그대로 활용하여, 주사선 또는 게이트 전극과 동일한 층의 요철 형성용 박막을 소정의 패턴으로 선택적으로 형성할 수 있기 때문에, 광면사막의 표면에 요철 패턴을 형성하는 데 새로운 공정을 추가할 필요가 없다.

이 경우, 상기 주사선 또는 상기 게이트 전극과 동일한 층의 도전막으로 이루어지는 상기 요철 형성용 박막은, 상기 주사선 및 상기 게이트 전극과 전기적으로 분리되어, 주사선에 요철 형성용 박막을 거쳐서 다른 구성 요소와 단락 상태가 되거나, 또는 용량 결함용 필름으로 되는 것을 방지하는 것이 바람직하다.

본 발명에 있어서, 상기 패턴의 소자가 TFT인 경우, 상기 요철 형성용 박막에는, 적어도, 데이터선 또는 소스 전극과 동일한 층의 도전막이 포함되어 있는 구성을 채용할 수 있다. 이러한 데이터선이나 소스 전극도, 주사선이나 게이트 전극과 마찬가지로, 기판의 표면 전체에 도전막을 형성한 후, 포토리스그래피 기술을 이용하여 패턴화하는 것에 의해 형성되는 것이다. 이 때문에, 소스 전극을 형성하는 공정을 그대로 활용하여, 데이터선 또는 소스 전극과 동일한 층의 요철 형성용 박막을 소정의 패턴으로 선택적으로 형성할 수 있기 때문에, 광면사막의 표면에 요철 패턴을 형성하는 데 새로운 공정을 추가할 필요가 없다.

이 경우, 예컨대, 상기 데이터선 및 상기 소스 전극과 동일한 층의 도전막으로 이루어지는 상기 요철 형성용 박막은, 상기 데이터선 및 상기 소스 전극과 전기적으로 분리되어, 데이터선이나 소스 전극이 요철 형성용 박막을 거쳐서 다른 구성 요소와 단락 상태가 되는 것을 방지하는 것이 바람직하다.

이러한 구성을 채용하는 경우, 상기 도전막의 막두께는, 각각 500nm 이상인 것이 바람직하다.

본 발명에 있어서, 상기 도전막은, 적어도 두께 지수의 1/2에 상당하는 부분이 알루미늄막, 탄탈막, 몰리브덴막, 또는 이들 금속층의 어느 하나를 주성분으로 하는 합금층으로 이루어지는 것이 바람직하다. 또한, 이들 도전막은, 드라이 에칭에 의해 가공되는 것이 바람직하다. 상기 요철 형성 박막을 도전막으로부터 형성하는 경우, 이 도전막을 두껍게 형성하게 되는데, 이러한 금속 재료이며, 막의 굴절이 비교적 낮고 성막 속도가 빠르며, 또한, 드라이 에칭에 의해 데이터와 합성을 용이하게 제어하면서 패턴화할 수 있다고 하는 이점이 있다.

본 발명에 있어서, 상기 요철 형성용 박막에는, 적어도, 절연막이 포함되어 있는 구성을 채용하더라도 무방하다.

본 발명에 있어서, 상기 패턴의 소자가 박막 트랜지스터인 경우에는, 상기 요철 형성용 박막에는, 예컨대, 적어도, 상기 절연막으로부터의 게이트/소스 사이의 절연을 위한 층간 절연막이 포함되어 있는 구성을 채용하면 된다. 이러한 층간 절연막은 기판의 표면 전체에 절연막을 형성한 뒤, 포토리스그래피 기술을 이용한 층간 절연에 패턴화하여 콘택트 층이 형성되는 것이다. 이 때문에, 층간 절연막 및 콘택트 층을 형성하는 공정을 그대로 활용하여, 층간 절연막과 동일한 층의 요철 형성용 박막을 소정의 패턴으로 선택적으로 형성할 수 있기 때문에, 광면사막의 표면에 요철 패턴을 형성하는 데 새로운 공정을 추가할 필요가 없다.

본 발명에 있어서, 상기 요철 형성용 박막에는, 예컨대, 상기 절연막으로서 상기 패턴의 소자의 하층부에 형성된 하지 보호막이 포함되어 있는 구성이라도 무방하다. 이 하지 보호막은, 패턴의 소자 및 배선을 보호하기 위해서 형성되어 있는 것이기 때문에, 요철 형성용 박막을 형성하는 경우에서도, 성막 공정을 추가할 필요가 없다. 또한, 하지 보호막의 상층부에는, 게이트 절연막이나 층간 절연막이 형성되기 때문에, 이들 게이트 절연막이나 층간 절연막에 콘택트 층을 형성할 때, 그 공정을 그대로 활용하여, 하지 보호막을 패턴화하는 것이 가능하다. 그 때문에, 다른 공정을 활용하여 하지 보호막과 동일한 층의 요철 형성용 박막을 소정의 패턴으로 선택적으로 형성하는 것도 가능하기 때문에, 광면사막의 표면에 요철 패턴을 형성하는 데 새로운 공정을 이용할, 추가할 필요가 없다.

본 발명에 있어서, 상기 요철 형성용 박막에는, 예컨대, 상기 절연막으로서 상기 패턴의 소자 및 배선의 상층부에 형성된 보호 절연막이 포함되어 있는 구성이라도 무방하다. 이 보호 절연막은, 패턴의 소자 및 배선을 보호하기 위해서 형성한 뒤, 포토리스그래피 기술을 이용하여 패턴화하여 콘택트 층이 형성되는 것이기 때문에, 요철 형성용 박막을 형성하는 경우에서도, 성막 공정 및 패턴화 공정을 추가할 필요가 없다.

본 발명에 있어서, 상기 절연막은, 적어도 두께 지수의 1/2에 상당하는 부분이 실리콘 산화막으로 이루어지는 것이 바람직하다. 상기 요철 형성 박막을 절연막으로부터 형성하는 경우, 이 절연막을 두껍게 형성하게 되는데, 실리콘 산화막이며, 막의 굴절이 비교적 낮고 성막 속도가 빠르며, 또한, 드라이 에칭에 의해 용이한 형성으로 패턴화할 수 있다고 하는 이점이 있다.

본 발명에 있어서, 상기 패턴의 소자가 TFT이며, 층간 절연막과 동일한 층의 박막을 요철 형성용 박막으로서 이용하는 경우, 적어도 상기 요철 패턴을 구성하는 오목부에 대하여는 상기 TFT의 능동층과 동일한 층의 반도체막이 평면적으로 겹쳐 있는 것이 바람직하다. 요철 패턴을 오목부에 상응하는 영역에 대하여는, 층간 절연막과 동일한 층의 박막을 에칭 제거할 때, 이 영역의 리치와 또는 기판 재료도 에칭될 또는 에칭 거스에 노출될 우려가 있지만, 오목부에 상응하는 영역에 상기 TFT의 능동층과 동일한 층의 반도체막을 남겨 두면, 이 반도체막이 에칭 스톱퍼로서 기능하기 때문에, 리치에 에칭 제거되는 것을 방지할 수 있어, 오여의 방지, 오목부 형성의 제어에 효과가 있다.

본 발명에 있어서, 상기 요철 패턴은 인접하는 블록부가 20 μ m 이하의 공간 거리를 갖고서 반복되고 있는 영역을 갖고 있지 않은 것이 바람직하다. 요철 패턴에 있어서, 인접하는 블록부가 200 μ m 이하의 공간 거리를 갖고서 반복되고 있는 영역이 존재하면, 공의 폐쇄성과 관계에 의해 리소성이 발생해 버리지만, 이러한 반복 영역이 없으면, 리소성의 발생을 방지할 수 있다.

본 발명에 있어서, 상기 요철 패턴의 고지치는 500nm 이상인 것이 바람직하고, 특히, 상기 요철 패턴의 고지치는 800nm 이상인 것이 바람직하다. 요철 패턴의 고지치가 지나치게 작으면, 선전 특성에 있어서, 거의 영역내에 주파수 의존성이 발생하고, 화상이 왜곡되어

버리지만, 상가 요철 패턴의 고저차가 500nm 이상이면, 이러한 특성을 감광할 수 있으며, 특히, 상가 요철 패턴의 고저차가 800nm 이상이면, 이러한 특성을 확실하게 방지할 수 있다.

본 발명에 있어서, 상가 요철 형성용 박막은, 외부 가장자리가 에약을 갖지 않는 평면 형상을 갖고 형성되어 있는 것이 바람직하다. 이러한 경우, 도광 매스크의 설계시, CAD 상에서 개구의 1번의 길이를 노광기의 홀(hole) 한계 근방으로 설정하면 실현될 수 있다. 예컨대, 사용되는 포토레소그라프 장비의 해상도의 2배 이하의 길이로 이루어지는 다각형으로서 묘화된 매스크를 이용하여 상가 요철 형성을 박막을 형성한다. 이와 같이 구성하면, 상가 요철 형성용 박막의 외부 가장자리에 에약의 부분이 없기 때문에, 산란 특성에 주파수 의존성이 발생하는 것을 방지할 수 있다. 또한, 화상의 시야각 의존성의 발생을 방지할 수 있다.

본 발명에 있어서, 상가 요철 패턴을 구성하는 불록부 및 오목부는 모두, 가파른 경사각이 30°이하는 광면 부분의 평균 치수가 10 μ m 이하인 것이 바람직하다. 이와 같이 구성하면, 산란 특성에 주파수 의존성이 발생하는 것을 방지할 수 있고, 또한, 화상의 시야각 의존성의 발생을 방지할 수도 있다.

본 발명에 있어서, 상가 요철 패턴은, 인접하는 불록부 사이의 평균 거리와 상가 요철 패턴의 고저치의 5배로부터 20배까지의 범위인 것이 바람직하다. 이와 같이 구성하면, 시야각 의존성, 및 화상의 밝기와 양쪽에 대하여 당초한 것을 얻을 수 있다. 즉, 인접하는 불록부 사이의 평균 거리와 상가 요철 패턴의 고저치의 20배를 넘으면, 광 방사 성분이 지나치게 광면, 즉, 반사 방향에서는 광은 화상이 얻어지는 대신에 화상면 시야각 의존성이 발생해 버린다. 이것에 대하여, 인접하는 불록부 사이의 평균 거리와 상가 요철 패턴의 고저치의 5배 미만에서는, 시야각 의존성이 발생해 버린다. 그 때문에, 인접하는 불록부 사이의 평균 거리를 상가 요철 패턴의 고저치의 5배로부터 20배까지의 범위로 설정하면, 시야각 의존성의 억제와 동시에, 화상의 밝기도 확보할 수 있다.

본 발명에 있어서, 상가 요철 패턴을 구성하는 각 불록부의 사이에서 측면의 경사각의 편차가 전에서 10°이하, 바람직하게는, 5°이하인 것이 바람직하다. 경사각의 편차가 크면, 반사 속도 일찍이 발생하는데, 이러한 레벨과까지 편차를 억제하여 놓으면, 휘도 일찍이 발생을 방지할 수 있다. 이러한 구성은, 요철 형성용 박막의 소정의 패턴으로 형성할 때, 도리어 에칭, 예컨대, RIE(반응성 이온 에칭), 또는 고압도 플라즈마 에칭을 실행하는 것에 의해 실현될 수 있다.

본 발명에 있어서, 상가 요철 패턴을 구성하는 각 불록부, 측면의 경사각 당해 불록부의 중심에 대하여 비대칭인 것이 바람직하다. 이와 같이 구성한 경우, 반사광이 비방향성으로 되는 것으로 되어, 비방향성으로 이용하여 표시의 품질을 높일 수 있다. 예컨대, 상가 요철 패턴을 구성하는 각 불록부는, 측면의 경사각에 굴곡한 쪽이 명시(明視) 방향을 향하고 있는 구성으로 하는 것이 바람직하다. 이와 같이 구성하면, 명시 방향으로의 산란 성분을 강화해 할 수 있기 때문에, 명시 방향측으로의 밝기를 유지한 채로, 화상 전체의 휘도를 높일 수 있다. JTV 역전율 이용한 디스플레이에 응용하는 경우, 러빙(rubbing) 방향에 의해 결정되는 액정의 배향 방향에 의한 명시 방향과 일치시키는 데 바람직하다.

이러한 비대칭 패턴을 구성하는 데 있어서도, 상가 요철 형성을 박막이, 적어도 복수의 도전막으로 이루어지는 경우에는, 그들 복수의 도전막의 남겨진 불록 패턴은, 서로 적어도 부분적으로는 평행적으로 잡혀 있고, 또한, 중심의 중심과 각 패턴의 중심이 일치하지 않는, 비대칭 패턴의 구성으로 한다. 또는, 상가 요철 형성용 박막이, 적어도 복수의 절연막으로 이루어지는 경우에는, 그들 복수의 절연막에 개구된 오목 패턴은 적어도 부분적으로는 평행적으로 잡혀 있고, 또한, 중심의 중심과 각 패턴의 중심이 일치하지 않는, 비대칭 패턴의 구성으로 한다. 또는, 상가 요철 형성용 박막은, 적어도 하나의 절연막과 적어도 하나의 도전막으로 이루어지는 경우에는, 상가 도전막의 남겨진 불록 패턴과 상가 절연막에 개구된 오목 패턴의 중심이 평행적으로 비대칭으로 분포되는 구성으로 한다.

본 발명에 있어서, 상가 요철 형성용 박막은, 상가 요철 패턴을 구성하는 불록부와 하층막의 전여 패턴이 상층막의 전여 패턴보다 항상 비좁도록 형성되어 이루어지며, 상가 요철 패턴을 구성하는 오목부의 하층막의 개구 패턴이 상층막의 개구 패턴보다 일찍이 형성되어 이루어지는 한 가지의 형성을 갖고 있는 것이 바람직하다. 이와 같이 구성하는 데 있어서, 상가 요철 형성용 박막이 적어도 복수의 도전막으로 이루어지는 경우에는, 보다 상세한 하층에서 도전막이 남겨진 불록 패턴은, 하층에서 도전막이 남겨진 불록 패턴의 형상 양쪽에 항상 양측에 형성되어 있는 구성으로 한다. 또한, 상가 요철 형성용 박막이 적어도 복수의 절연막으로 이루어지는 경우에는, 보다 하층에서 절연막에 개구된 오목 패턴은, 상층의 절연막에 형성된 불록 패턴의 형상 양쪽에 안쪽 영역에 항상 형성되어 있는 구성으로 한다. 또한, 상가 요철 형성용 박막이 적어도 하나의 절연막과 적어도 하나의 도전막으로 이루어지는 경우에는, 상가 도전막의 남겨진 불록 패턴과 상가 절연막에 개구된 오목 패턴은 서로 평행적으로 잡히는 부분만을 갖지 않는 구성으로 한다.

즉, 2층 이상을 중첩하여 요철 형성을 박막을 형성하는 경우, 전여 패턴(前層 패턴)이면, 상층막에 위치하는 불록 형성을 박막은, 하층막에 위치하는 불록 형성을 박막의 형상 양쪽에 안쪽 영역에 형성되어 있는 구성으로 한다. 또한, 반대로 개구 패턴(後層 패턴)이면, 반대로 상층막에 위치하는 오목 형성을 박막의 개구는, 하층막에 위치하는 오목 형성을 박막의 개구 영역의 바깥쪽 영역에 형성되어 있는 구성으로 한다. 이와 같이 구성하면, 상층막에 위치하는 요철 형성을 박막이 오버행(overhang) 상태(여 타이퍼)가 되는 것을 방지할 수 있어, 막의 벗겨짐이나 단락을 경감할 수 있기 때문에 제품의 수명이 향상하게 제조 가능해진다. 또한, 오목부와 불록부를 조합시켜 형성하는 경우, 개구부(오목부)와 전여부(불록부)는 평행적으로 잡히지 않도록 구성하면, 하층막에 위치하는 요철 형성을 박막에 의해서 형성된 덮개, 상층막에 위치하는 요철 형성용 박막에 의해서 생성되는 덮개 많다. 따라서, 이러한 구성을 채용하면, 상가 요철 형성용 박막이, 복수의 절연막 또는 도전막으로 이루어지는 경우, 각 절연막 또는 도전막의 막두께가 800nm 이하이더라도, 광면사각의 표면에 충분한 고저치를 갖는 일정 패턴을 형성할 수 있다.

본 발명에 있어서, 상가 전기 광학 물질은, 예컨대, 액정이다.

본 발명을 적용한 전기 광학 장치는, 휴대 전화기, 모바일 컴퓨터 등이라고 하는 전자 기기의 표시 장치로서 이용될 수 있다.

[발명의 실시예]

도면을 참조하여, 본 발명의 실시예를 설명한다.

[실시예 1]

(전기 광학 장치의 기본적인 구성)

도 1은, 본 발명을 관할한 전기 광학 장치를 각 구성 요소와 함께 대한 기본 액세서 분 광면도이다. 도 2는, 도 1의 H-H'단면도이다. 도 3은, 전기 광학 장치의 회상 표시 영역에서 매트릭스 형상으로 형성된 복수의 화소층이 있어서의 각종 소자, 배선 등의 분기 회로면도이다. 또, 본 예의 분기 회로면도에서는, 각 층이나 각 부재를 도면상에서 인식 가능한 정도의 크기만 하기 위해서, 각 층이나 각 부재마다 축척을 다르게 하고 있다.

도 1 및 도 2에 있어서, 본 예의 전기 광학 장치(100)는, 일종재(52)에 의해서 형성된 TFT 어레이 기판(10)과 대향 기판(20)과의 사이에, 전기 광학 물질로서의 액정(50)이 사이에 유지되어 있고, 일종재(52) 형성 영역의 연쪽 영역에는, 차광성 재료로 이루어지는 주변 구획부(53)가 형성되어 있다. 일종재(52)의 배향쪽의 영역에는, 타이타늄 구동 회로(101), 및 실장 단자(102)가 TFT 어레이 기판(10)의 1면을 따라 형성되어 있고, 이 1면에 인접하는 2면을 따라 주사선 구동 회로(104)가 형성되어 있다. TFT 어레이 기판(10)의 나머지 1면에는, 액상 표시 영역의 양측에 대향된 주사선 구동 회로(104)와 사이를 연결하기 위한 복수의 배선(105)이 마련되어 있고, 또한, 주변 구획부(53)의 아래 층을 이루면서, 코너 카지 회로나 감시 회로가 마련되는 경우도 있다. 또한, 대향 기판(20)의 코너부의 적어도 1개소에서는, TFT 어레이 기판(10)과 대향 기판(20)과의 사이에서 전기적 도통을 취하기 위한 상하 도통층(106)가 형성되어 있다.

또, 타이타늄 구동 회로(101) 및 주사선 구동 회로(104)를 TFT 어레이 기판(10) 위에 형성하는 대신에, 예를 들면, 구동용 ITO가 실장된 TAB(tape automated bonding) 기판을 TFT 어레이 기판(10)의 주변부에 형성된 단자군에 대하여 어랑성 접속을 거처서 전기적 및 기계적으로 접속하도록 하더라도 무방하다. 또, 전기 광학 장치(100)에서는, 형성하는 액정(50)의 종류, 즉, TN(twisted nematic) 모드, STN(super TN) 모드 등의 각종 액정 모드나, 노멀리 화이트(normaly white) 모드/노멀리 블랙(normaly black) 모드의 구분에 따라서, 원경 필름, 위상차 필름, 편광판 등이 소정의 방향에 배치되지만, 여기서는 도시를 생략하고 있다. 또, 전기 광학 장치(100)를 액상 표시용으로서 구성하는 경우에는, 대향 기판(20)에 있어서, TFT 어레이 기판(10)과 각 소자 전극(투출층)에 대향하는 영역에 ITO의 컬러 필터를 그 보호막과 함께 형성한다.

이러한 구조를 갖는 전기 광학 장치(100)의 회상 표시 영역에서는, 도 3에 도시하는 것과 같이, 복수의 화소(100a)가 매트릭스 형상으로 구성되어 있고과 동시에, 이들 화소(100a)의 각각에는, 화소 전극(9a), 및 이 화소 전극(9a)을 구동하기 위한 화소 스위칭층의 TFT(30)가 형성되어 있고, 화소 신호 S1, S2...Sn를 공급하는 타이타늄(6a)에 의해 TFT(30)의 소스에 전기적으로 접속되어 있다. 타이타늄(6a)에 가해지는 화소 신호 S1, S2...Sn은, 이 순서대로 신호차적으로 공급되더라도 상관없고, 서로 인접하는 복수의 타이타늄(6a)끼리에 대하여, 그보다 더 공급하도록 하더라도 무방하다. 또한, TFT(30)의 게이트에는 주사선(3a)이 전기적으로 접속되어 있고, 소정의 타이밍에서, 주사선(3a)에 플스크로프 주사 신호 S1, S2...Gm를 이 순서대로, 선단차적으로 인가하도록 구성되어 있다. 화소 전극(9a)은, TFT(30)의 드레인에 전기적으로 접속되어 있고, 스위칭 소자인 TFT(30)를 일정 기간만 온 상태로 하는 것에 의해, 타이타늄(9a)으로부터 공급되는 화소 신호 S1, S2...Sn을 화소층에 소정의 타이밍에서 가할한다. 이렇게 하여 화소 전극(9a)을 거쳐서 액정에 가해진 소정 레벨의 화소 신호 S1, S2...Sn은, 도 2에 나타내는 대향 기판(20)의 대향 전극(21)과의 사이에서 일정 기간 유지된다.

여기서, 액정(50)은, 인가되는 전압 레벨에 의해 분자 집합의 배열이나 질서가 변화하는 것에 의해, 광을 변조하고, 개조 표시를 가능하게 한다. 노멀리 화이트 모드이면, 인가된 전압에 따라 질서율이 이 액정(50)의 부문을 통과하는 광량이 저해하고, 노멀리 블랙 모드이면, 인가된 전압에 따라 질서율이 이 액정(50)의 부문을 통과하는 광량이 증대해 나간다. 그 결과, 전체적으로, 전기 광학 장치(100)로부터는 화소 신호 S1, S2...Sn에 따른 콘트라스트를 가지는 광이 출사된다.

또, 유지된 화소 신호 S1, S2...Sn에 리프되는 것을 방지하기 위해서, 화소 전극(9a)과 대향 전극과의 사이에 형성되는 액정 용량과 병렬로 축적 용량(50)을 부가하는 경우가 있다. 예컨대, 화소 전극(9a)의 전함은, 소스 전압이 인가된 시간보다도 주사선 전압에 이상이나 긴 시간만큼 축적 용량(50)에 의해 유지된다. 이것에 의해, 전하의 유지 특성은 개선되고, 콘트라스트보다 높은 전기 광학 장치(100)를 실현할 수 있다. 또, 축적 용량(50)을 형성하는 방법으로서도, 도 3에 예시하는 바와 같이, 축적 용량(50)을 형성하기 위한 배선인 용량선(3b)과의 사이에 형성되는 Cs 온 커먼(Cs on common) 구조를 취하는 경우, 또는 전단의 주사선(3a)과의 사이에 형성하는 Cs 온 게이트(Cs on gate) 구조를 취하는 경우 모두 무방하다.

(TFT 어레이 기판의 구성)

도 4는, 본 예의 전기 광학 장치에 이용된 TFT 어레이 기판의 서로 인접하는 복수의 화소군의 평면도이다. 또 5는, 전기 광학 장치의 화소의 일부분을 도 4의 A-A'선에 상응하는 위치에서 절단했을 때의 단면도이다. 또 6은, 도 5에 나타내는 전기 광학 장치에 있어서, 화소 스위칭층의 TFT의 통상 영역에서 컷인 영역까지의 표면이 오울 표면을 형성한 형태에 나타내는 단면도이다.

도 4에 있어서, TFT 어레이 기판(10)상에는, 복수의 투영된 ITO(indium Tin Oxide)막으로 이루어지는 화소 전극(9a)이 매트릭스 형상으로 형성되어 있고, 이들 각 화소 전극(9a)에 대하여 화소 스위칭층의 TFT(30)가 각각 접속되어 있다. 또한, 화소 전극(9a)의 종횡의 관계를 따라, 타이타늄(3a), 및 용량선(3b)이 형성되고, TFT(30)는, 타이타늄(6a) 및 주사선(3a)에 대하여 접속하고 있다. 타이타늄(6a)은, 매트릭스 출을 거처서 TFT(30)의 고농도 소스 영역(1d)에 전기적으로 접속하고, 화소 전극(9a)은, 매트릭스 출을 거처서 TFT(30)의 고농도 드레인 영역(1e)에 전기적으로 접속하고 있다. 또한, TFT(30)의 채널 영역(1a)에 대향하도록 주사선(3a)이 연결하고 있다. 또, 축적 용량(50)을, 화소 스위칭층의 TFT(30)를 형성하기 위한 반도체층(1a)의 연결(配線) 부분(11)을 도전화한 것을 하부 전극으로 하고, 이 하부 전극(41)에 용량선(3b)이 상부 전극으로서 중첩된 구조로 되어 있다.

이와 같이 구성된 화소 영역의 A-A'선에 있어서의 단면은, 도 5에 도시하는 것과 같이, TFT 어레이 기판(10)의 기체(絶緣)인 투영된 기판(10')의 표면에, 두께 300nm~400nm의 실리콘 산화막(11a)이 형성되어 있는 하지 보호막(11a)이 형성되고, 이 하지 보호막(11a)의 표면에는, 두께 50nm~100nm의 절연층의 반도체막(1a)이 형성되어 있다. 반도체막(1a)의 표면에는, 두께 약 50~150nm의 실리콘 산화막으로

아우어지는 제어된 절연막(2a)에 형성되고, 이 제어된 절연막(2a)의 표면에는, 두께 300nm~800nm의 주사선(3a)에 제어된 전극으로서 형성 있다. 대도제막(1a)중, 주사선(3a)에 대하여 제어된 절연막(2a)을 거쳐서 배치하는 영역이 채널 영역(1a')으로 되어 있다. 이 채널 영역(1a')에 대하여 한쪽측에는, 저농도 소스 영역(1b) 및 고농도 소스 영역(1d)을 구비하는 소스 영역이 형성되고, 다른쪽 측에는 저농도 드레인 영역(1c) 및 고농도 드레인 영역(1e)을 구비하는 드레인 영역이 형성되어 있다.

화소 스위칭부의 TFT(30)의 표면측에는, 두께 300nm~800nm의 실리콘 산화막으로 이루어지는 제 1 절단 절연막(4a), 및 두께 100nm~300nm의 실리콘 질화막으로 이루어지는 제 2 절단 절연막(5a)(표면 보호막)이 형성되어 있다. 제 1 절단 절연막(4a)의 표면에는, 두께 300nm~900nm의 타이타늄(8a)이 형성되고, 이 타이타늄(8a)은, 제 1 절단 절연막(4a)에 형성된 콘택트 홀을 거쳐서 고농도 소스 영역(1d)에 전기적으로 접속하고 있다. 제 1 절단 절연막(4a)의 표면에는 타이타늄(6a)과 동시 형성된 드레인 전극(6b)이 형성되고, 이 드레인 전극(6b)은, 제 1 절단 절연막(4a)에 형성된 콘택트 홀을 거쳐서 고농도 드레인 영역(1e)에 전기적으로 접속하고 있다.

제 2 절단 절연막(5a)의 상측에는, 몰리브덴과 도포막을 소성할 막, 또는 아크릴 수지로 이루어지는 무결한 평판화막(7)이 형성되고, 이 평판화막(7)의 표면에는, 양극화합물 등으로 이루어지는 광반사막(8a)이 형성되어 있다.

광반사막(8a)의 상측에는 ITO 막으로 이루어지는 화소 전극(9a)이 형성되어 있다. 화소 전극(9a)은, 광반사막(8a)의 표면에 직접 적층되고, 화소 전극(9a)과 광반사막(8a)과는 전기적으로 접속되어 있다. 또한, 화소 전극(9a)은, 평판화막(7) 및 제 2 절단 절연막(5a)에 형성된 콘택트 홀을 거쳐서 드레인 전극(6b)에 전기적으로 접속하고 있다.

화소 전극(9a)의 표면측에는 몰리비다이드막으로 이루어지는 배향막(12)이 형성되어 있다. 이 배향막(12)은, 몰리비다이드막에 대하여 러플 처리가 실시된 막이다.

또, 고농도 드레인 영역(1e)으로부터의 연장 부분(1f)(하부 전극)에 대하여는, 제어된 절연막(2a)과 동시 형성된 절연막(유전체막)을 거쳐서, 방광선(3b)이 상부 전극으로서 대항하는 것에 의해, 축적 영역(50)이 구성되어 있다.

또, TFT(30)는, 비정질막에는 상술한 바와 같이 LDD 구조를 갖지만, 저농도 소스 영역(1b), 및 저농도 드레인 영역(1c)에 상응하는 영역에 불순물 이온의 주입을 실행하지 않는 오프셋 구조를 갖고 있어도 무방하다. 또한, TFT(30)는 제이된 전극(주사선(3a)의 일부)을 마스크로 하여 고농도 불순물 이온을 주입하고, 자기 정합적으로 고농도의 소스 및 드레인 영역을 형성한 셀프알라인먼트의 TFT이더라도 무방하다.

또한, 본 예에서는, TFT(30)의 제어된 전극(주사선(3a))을 소스-드레인 영역의 사이에 1개만 배치한 싱글 제어된 구조로 했지만, 이들 사이에 2개 이상의 제어된 전극을 배치하더라도 무방하다. 이때, 각각의 제어된 전극에는 동일한 신호가 인가되도록 한다. 이와 같이 동일 제어된(다중 게이트), 또는 트리플 게이트 이상으로 TFT(30)를 구성하면, 채널과 소스-드레인 영역의 접합부에서의 리크 전류를 방지할 수 있어, 오프시의 전류를 저감할 수 있다. 이를 게이트 전극의 적어도 1개를 LDD 구조 또는 오프셋 구조로 하면, 더욱 오프 전류를 저감할 수 있어, 이물질된 스위칭 소자를 얻을 수 있다.

[요철 패턴의 구성]

이와 같이 구성된 TFT 어레이 기판(10)의 각 화소(100)에는, 도 5 및 도 6에 도시하는 바와 같이, 광반사막(8a)의 표면층, TFT(30)의 형성 영역에서 벗어난 영역(도 4를 참조)에서, 불록막(8b) 및 오탁막(8c)을 구비한 요철 패턴(8g)이 형성되어 있다.

이러한 요철 패턴(8g)을 구성한 바에 있어서, 본 예의 TFT 어레이 기판(10)에서는, 우선 화소(100)에서 TFT(30)의 형성 영역에서 벗어난 영역에는, 요철 패턴(8g)의 불록막(8b)에 상응하는 영역에 하지 보호막(11a)과 동일한 층의 절연막으로 이루어지는 불록 형성용 박막(11g)이 소정의 패턴으로 선택적으로 형성되어 있다. 이때, 반해, 요철 패턴(8g)의 오탁막(8c)에 상응하는 영역에는, 하지 보호막(11a)과 동일한 층의 절연막이 제거되고, 불록 형성용 박막(11g)이 형성되어 있지 않다.

두번째로, 불록 형성용 박막(11g)의 상측에는, 제어된 절연막(2a)과 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(2g)이 형성되고, 이 요철 형성용 박막(2g)은 요철 형성용 박막(11g)과 완전히 겹쳐 있다.

세번째로, 요철 형성용 박막(2g)의 상측에는, 제어된 전극(3a)과 동일한 층의 도포막으로 이루어지는 요철 형성용 박막(3g)이 형성되고, 이 요철 형성용 박막(3g)은, 요철 형성용 박막(2g)의 형성 영역에서 분리 나오는 일없이, 그 동일 영역에 형성되어 있다. 여기서, 요철 형성용 박막(3g)은, 주사선(3a)(게이트 전극)과 전기적으로 분리된 상태에 있다.

네번째로, 요철 형성용 박막(3g)의 표면에는, 제 1 절단 절연막(4a)과 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(4g)이 형성되고, 이 요철 형성용 박막(4g)은, 요철 형성용 박막(2g)의 형성 영역에서 분리 나오는 일없이, 그 동일 영역에 형성되어 있다.

또, 요철 형성용 박막(4g)은, 요철 형성용 박막(3g)보다도 늦게 형성되어, 이 요철 형성용 박막(3g)의 형성 영역에서 분리 나와 있다.

다섯번째로, 요철 형성용 박막(4g)의 표면에는, 타이타늄(8a)과 동일한 층의 도포막으로 이루어지는 요철 형성용 박막(6g)이 형성되고, 이 요철 형성용 박막(6g)은, 요철 형성용 박막(4g)의 형성 영역에서 분리 나오는 일없이, 그 중앙 영역에 형성되어 있다. 또한, 요철 형성용 박막(6g)은, 요철 형성용 박막(3g)의 형성 영역에서 분리 나오는 일없이, 그 동일 영역에 형성되어 있다. 여기서, 요철 형성용 박막(6g)은, 타이타늄(6a)(소스 전극)과 전기적으로 분리된 상태에 있다.

여섯번째로, 요철 형성용 박막(6g)의 표면에는, 제 2 절단 절연막(5a)과 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(5g)이 형성되고, 이 요철 형성용 박막(5g)은, 요철 형성용 박막(4g)의 형성 영역에서 분리 나오는 일없이, 그 동일 영역에 형성되어 있다.

또, 요철 형성용 박막(5g)은, 요철 형성용 박막(6g)보다도 늦게 형성되어, 이 요철 형성용 박막(6g)의 형성 영역에서 완전히 분리 나와 있다.

이렇게 하여 형성된 요철 형성용 박막(8g)의 표면측에, 몰리브덴과 도포막을 소성할 막, 또는 아크릴 수지로 이루어지는 무결한 평판화막(7)이 형성되고, 이 평판화막(7)의 표면에 양극화합물 등으로 이루어지는 광반사막(8a)이 형성되어 있다. 이 평판화막(7)의 표면에는, 오프셋 요철 형성용 박막(11g, 2g, 3g, 4g, 5g, 6g)과, 그들의 배향성 영역에 의하여 형성된 단차나 요철에 의해서, 광반사막(8a)의 표면에는 고정차 비각 요철 형성용 박막(11g, 2g, 3g, 4g, 5g, 6g)의 막두께의 합계값과 대략 같은 값)이 500nm 이상, 나아가 800nm 이상의 요철 패턴(8g)이 형성되고,

또한, 어 요철 패턴(8g)은, 평탄화막(7)에 의해서, 예지여 없는, 완전한 형성으로 되어 있다. 여기서, 평탄화막(7)의 막두께는, 요철 패턴(8g)의 고저차 H의 1/2배로부터 2배까지의 범위내에 설정되어 있다.

따라서, 어노브의 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)도, 위주 가장자리가 예지여 갖지 않는 완전한 형상을 갖고 형성되어 있다(도 4를 참조).

또한, TFT 아래에 기판(10)의 면내 방향에서, 요철 패턴(8g)은, 인접하는 불록부(8a)가 20nm 이하의 평면 거리 L을 갖고서 반복되고 있는 영역을 갖지 않고, 또한, 요철 패턴(8g)은, 인접하는 불록부(8a) 사이의 평면 거리 L이 요철 패턴(8g)의 고저차 H의 5배로부터 20배까지의 범위내에 있다.

또한, 요철 패턴(8g)을 구성하는 불록부(8a) 및 오목부(8b)는 모두, 경사각이 3°이하는 평탄 부분의 평면 치수가 10nm 이하로 되도록, 하층막의 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)이나 게구 부분은, 경사각 α 가 3°이하는 평탄 부분의 평면 치수가 10nm 이하로 되도록 형성되어 있다.

따라서, 요철 패턴(8g)을 구성하는 각 불록부(8a)의 사이에서 축연의 경사각의 편차가 10°이하, 나아가 5°이하가 되도록, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)은, 경사각 β 의 편차가 10°이하, 나아가 5°이하가 되도록 형성되어 있다.

(대항 기판의 구성)

도 5 및 도 6에 있어서, 대항 기판(20)에서는, TFT 아래에 기판(10)에 형성되어 있는 화소 전극(9a)의 종횡의 경계 영역과 대항하는 영역에 블랙 매트릭스, 또는 블랙 스트라이프 등으로 둘러싸는 저항막(23a)이 형성되고, 그 상층층에는, ITO 막으로 이루어지는 대항 전극(21)이 형성되어 있다. 또한, 대항 전극(21)의 상층층에는, 폴리머마드막으로 이루어지는 배향막(22a)이 형성되고, 이 배향막(22a)은, 폴리머마드막에 대하여 러빙 처리가 실시된 막이다.

(본 예의 전기 광학 장치의 작용, 효과)

어와 같이 구성된 전기 광학 장치(100)는, 반사형의 액정 장치로서, 화소 전극(9a)의 하층쪽에 알루미늄막 등으로 이루어지는 광반사막(8a)이 형성되어 있다.

어 때문에, 대항 기판(20)에서 실시한 광을 TFT 아래에 기판(10) 쪽에서 반사하고, 대항 기판(20) 쪽에서 출사할 수 있기 때문에, 이 사이에 액정(50)에 의해서 각 화소(100a)마다 광변조를 하면, 대항 기판(20)의 배향쪽에 적절한 편광판·위상치판을 배치하는 것에 의해, 외광을 이용하여 소망하는 화상을 표시할 수 있다(반사 모드).

또한, 전기 광학 장치(100)에 있어서, 예컨대, 도 4에서 2층형성으로 나타내는 영역(8')을 피하도록 광반사막(8a)을 형성하면, 반투과·반 반사형의 액정 장치를 구성할 수 있다. 이 경우, TFT 아래에 기판(10) 쪽에 블랙 매트릭스 장치(도시하지 않음)를 배치하고, 이 블랙 매트릭스 장치로부터 출사된 광을 TFT 아래에 기판(10) 쪽에서 입사시키면, 어 광을, 각 화소(100a)에서 화소 전극(9a)이 형성되어 있는 영역을, 광반사막(8a)이 형성되어 있지 않은 영역을 거쳐서 대항 기판(20)측에 투과할 수 있다. 이 때문에, 액정(50)에 의해서 각 화소(100a)마다 광변조를 하면, 대항 기판(20) 및 TFT 아래에 기판(10)의 배향쪽에 적절한 편광판·위상치판을 배치하는 것에 의해, 백 라이팅 장치로부터 출사된 광을 이용하여 소망하는 화상을 표시할 수 있다(투과 모드).

또한, 본 예에서는, 광반사막(8a)의 하층쪽, 광반사막(8a)과 절연막으로 겹치는 영역에는, TFT(30)를 구성하는 게이트 전극(루사선(3a)), 소스 전극(데이터선(3a)), 및 각 절연막들의 적어도 1층과 동일한 층의 박막을 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)으로서 소정의 패턴으로 선택적으로 형성하고, 이 요철 형성용 박막의 유무에 기인하는 단지, 요철을 이용하여 광반사막(8a)의 표면에 요철 패턴(9g)이 형성되어 있다. 따라서, 반사 모드에서 화상을 표시할 때, 대항 기판(20) 쪽에서 입사한 광이 광반사막(8a)에서 반사될 때, 광이 확산하기 때문에, 화상에 시야각 의존성이 발생하지 않는다. 여기서, 소스 전극(루사선(3a)), 소스 전극(데이터선(3a)), 게 1 층간 절연막(4a), 및 제 2 층간 절연막(5a)은, 기판(10)의 표면 전체에 형성한 박막을 포토라소그라피 기술을 이용하여 패턴화한 것이기 때문에, 예지여 없는, 완전한 형상의 요철 패턴(9a)을, 기판(10)의 표면 전체에 형성할 수 있다. 따라서, 미끄러운 요철 형성용 박막(3g, 4g, 6g, 5g)에 관해서는, 포토라소그라피 공정에 한정되지 않고, 어노브의 공정도 추가하는 말 없이 형성할 수 있다.

또한, 러빙 절연막(11a) 및 게이트 절연막(2a)도, 광반사막(8a)에 요철 패턴(8g)을 형성하는지의 여부에 관계없이 성막되기 때문에, 그들과 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(11g, 2g)을 선택적으로 남긴다고 하더라도, 성막 공정을 추가할 필요가 없다. 또한, 본 예에 의하면, TFT(30)를 형성하는 영역을 피하여 요철 패턴(8g)(요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g))을 형성하는 것도 용이하기 때문에, TFT(30)를 미세 가공에 의해서 형성하는 대 지장이 없다.

또한, 광반사막(8a)의 하층쪽, 또한, 요철 형성용 박막(50)보다도 상층층에, 유동성을 갖는 재료를 이용하여 평탄화막(7)을 형성하고, 이 평탄화막(7a)에 의해서, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)의 유무에 기인하는 단지, 요철을 적절한 상층하여, 예지여 없는, 완전한 형상의 요철 패턴(8g)을 형성하고 있다. 따라서, 예지여 기인하는 시야각 의존성의 발생을 방지할 수 있다. 따라서, 평탄화막(7)의 막두께가 요철 패턴(8g)의 고저차 H의 2배를 넘으면, 평탄화막(7)에 의해서 요철이 소거되어 버려, 평탄화막(7)이 지나치게 강하여, 평탄화막이 얻어지는 대신에 화상에 시야각 의존성이 발생해 버리는 한편, 평탄화막(7)의 막두께가 요철 패턴(8g)의 고저차 H의 1/2배 미만에서는, 평탄화막(7)에 의해서 예지여를 확실하게 소거할 수 없어, 예지여 기인하는 시야각 의존성이 발생해 버리지만, 본 예에서는, 평탄화막(7)의 막두께를 요철 패턴(8a)에서의 고저차 H의 1/2배로부터 2배까지의 범위내에 설정하여 놓기 때문에, 시야각 의존성을 억제할 수 있음과 동시에, 화상의 밝기도 확보할 수 있다.

또한, 요철 형성용 박막을 2층 이상 형성하여 놓기 때문에, 광반사막(8a)의 표면에 충분한 고저차 H를 갖는 요철 패턴(8g)을 형성하는 경우에서도, TFT(30)에 적합하지 않는 두꺼운 박막을 형성할 필요가 없다.

더구나, 주사선(3a) 및 데이타선(5a)의 각각과 동일한 층의 도전막으로 이루어지는 2층의 요철 형성용 박막(3g, 6g)의 사이에서는, 상층쪽에 위치하는 요철 형성용 박막(6g)은, 하층쪽에 위치하는 요철 형성용 박막(3g)의 형성 영역의 양쪽 측에 형성되어 있지 않으나, 또한, 하지 보호막(11a), 게이트 절연막(2a), 제 1 층간 절연막(4a), 및 제 2 층간 절연막(5a)과 각각 동일한 층의 도전막으로 이루어지는 4층의 요철 형성용 박막(11g, 2g, 4g, 5g)의 사이에서도, 상층쪽에 위치하는 요철 형성용 박막은, 하층쪽에 위치하는 요철 형성용 박막의 형성 영역의 양쪽 측에 형성되어 있지 않으나, 또한,

이 때문에, 요철 패턴(8g)을 구성하는 각 요철 형성용 박막은, 순 타이밍 구조를 갖고 있고, 오버랩 상태(레이프)로 되지 않아, 오버랩에 기인하는 약의 컷오프나 약이 끊어지는 것이 발생할 위험이 없다. 또한, 주사선(3a) 및 데이타선(5a)의 각각과 동일한 층에 남겨진 도전막으로 이루어지는 2층의 요철 형성용 박막(3g, 6g)은, 하지 보호막(11a), 게이트 절연막(2a), 제 1 층간 절연막(4a), 및 제 2 층간 절연막(5a)을 구성하는 절연막에 대하여 예정 제거된 개구부와 평면적으로 겹쳐 있지 않다. 이 때문에, 하층쪽에 위치하는 요철 형성용 박막에 의해서 형성된 단차, 요철이 상층쪽에 위치하는 요철 형성용 박막에 의해서 끊어지거나 되는 일이 없기 때문에, 광반사막(8a)의 표면이 충분히 고저차 H를 갖는 요철 패턴(8g)을 형성할 수 있다.

또한, 주사선(3a)과 동일한 층의 도전막으로 이루어지는 요철 형성용 박막(3g)을 주사선(3a)과 전기적으로 분리된 구성으로 하고, 또한, 데이타선(5a)과 동일한 층의 도전막으로 이루어지는 요철 형성용 박막(6g)을 데이타선(5a)과 전기적으로 분리된 구성으로 하고 있으므로, 주사선(3a) 및 데이타선(5a)이 요철 형성용 박막(3g, 6g)을 거쳐서 다른 구성 요소와 전기 상태가 되거나, 요철 형성용 박막(3g, 6g)의 용융이 주사선(3a) 및 데이타선(5a)의 용융에 기인하는 일이 없다.

또한, 본 예에서는, 주사선(3a) 및 데이타선(5a)을 구성하는 도전막으로서, 알루미늄막, 알루미늄막, 알루미늄막, 또는 이들 금속층의 어느 하나를 주성분으로 하는 합금막이 이용되고 있고, 이들 도전막은, 성막 속도가 비교적 빠르며, 또한, 드래이 에칭에 의해 양호한 형상으로 패턴닝할 수 있기 때문에, 요철 형성용 박막(3g, 6g)을 용융시키고 바람직하게 형성할 수 있다.

또한, 본 예에서는, 하지 보호막(11a) 및 제 1 층간 절연막(4a)을 구성하는 절연막으로서, 실리콘 산화막이 이용되고 있고, 이 실리콘 산화막은, 성막 속도가 비교적 빠르며, 또한, 드래이 에칭에 의해 양호한 형상으로 패턴닝할 수 있기 때문에, 요철 형성용 박막(11g, 4g)을 용융시키고 바람직하게 형성할 수 있다.

또한, 본 예에 있어서, 요철 패턴(8a)은, 인접하는 블록부(8a)가 20 μ m 이하의 패턴 거리 L을 갖고서 반복되고 있는 영역을 갖고 있지 않기 때문에, 간섭성의 발생을 방지할 수 있다. 즉, 요철 패턴(8g)에서, 인접하는 블록부(20)가 20 μ m 이하의 패턴 거리 L을 갖고서 반복되고 있는 영역이 존재하면, 광의 회절과의 관계에 의해 간섭성이 발생해 내려지만, 이러한 반복 영역이 없으면, 간섭성의 발생을 방지할 수 있다.

또한, 본 예에서는, 요철 패턴(8g)의 고저차 H가 500nm 이상, 나아가, 800nm 이상으로 되어 있기 때문에, 요철 패턴(8g)의 고저차 H가 지나치게 작아, 산란 현상에 있어서 가시 영역내에 주파수 의존성이 발생하여 화상이 착색된다고 하는 시야를 피할 수 있다.

또한, 아노딕의 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)도, 외부 개장자리에 에칭을 갖지 않는 평면 형상을 갖고 형성되어 있기 때문에, 산란 현상에 주파수 의존성이 발생하는 것을 방지할 수 있고, 또한, 화상의 시야각 의존성의 발생을 방지할 수도 있다.

또한, 하층쪽의 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)이나 개구부 주변은, 경사각 α 가 3°이하는 평탄 부분의 패턴 치수가 10 μ m 이하로 되도록 형성되어 있기 때문에, 요철 패턴(8g)을 구성하는 블록부(8a) 및 오목부(8b)도, 경사각 α 가 3°이하는 평탄 부분의 패턴 치수가 10 μ m 이하이다. 이 때문에, 산란 현상에 주파수 의존성이 발생하는 것을 방지할 수 있고, 또한, 화상의 시야각 의존성의 발생을 방지할 수도 있다.

또한, 요철 패턴(8g)은, 인접하는 블록부(8a) 사이의 패턴 거리 L이 요철 패턴(8g)의 고저차 H의 5배 미만인 20배 이하의 범위이기 때문에, 시야각 의존성 및 화상의 밝기의 양쪽에 대하여 양호한 특성을 얻을 수 있다. 즉, 인접하는 블록부(8a) 사이의 패턴 거리 L이 요철 패턴(8g)의 고저차 H의 20배를 넘으면, 광 반사 성분이 지나치게 강하여, 밝은 화상이 얻어지는 대신에 화상에 시야각 의존성이 발생해 버린다. 이에 반해, 인접하는 블록부(8a) 사이의 패턴 거리 L이 요철 패턴(8g)의 고저차 H의 5배 미만에서는, 시야각 의존성이 발생해 버린다. 본 예에서는, 인접하는 블록부(8a) 사이의 패턴 거리 L을 요철 패턴(8g)의 고저차 H의 5배로부터 20배까지의 범위로 설정하여 놓기 때문에, 시야각 의존성을 억제할 수 있고, 동시에, 화상의 밝기도 확보할 수 있다.

또한, 본 예에서는, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)은, 경사각 β 의 편차가 10°이하, 나아가 5°이하가 되도록 형성되어 있기 때문에, 요철 패턴(8g)을 구성하는 각 블록부(8a)의 사이에서 축연의 경사각 β 의 편차도, 면내에서 10°이하, 나아가 5°이하이다. 이 때문에, 경사각 β 의 편차에 기인하는 휘도 불균의 발생을 방지할 수 있다.

[TFT의 제조 방법]

이러한 구성의 TFT(30)를 제조하는 방법도, 도 7 내지 도 10을 참조하여 설명한다. 도 7, 도 8, 도 9, 도 10은, 본 예의 TFT 아래에 기판(11)의 제조 방법을 나타내는 공정 단계이며, 어느쪽의 도면에 있어서도, 도 4의 A-A'선에 있어서의 단면에 상당한다.

우선, 도 7(A)에 도시하는 바와 같이, 소결된 세정 용액에 의해 정제화된 유리재질의 기판(10')을 준비한 후, 기판 온도가 150°~450°의 온도 조건하에서, 기판(10')의 전면에, 하지 보호막(11a)을 형성하기 위한 실리콘 산화막으로 이루어지는 절연막(11)을 플라즈마 CVD법에 의해 300nm~500nm의 두께로 형성한다.

이 때의 원료 가스로서는, 예를 들면 모노실란과 소기(實氣) 가스와의 혼합 가스나 TEOS와 산소, 또는 디실란과 암모니아를 이용할 수 있다.

다음에, 기판 온도가 150°~450°의 온도 조건하에서, 기판(10')의 전면에, 비정질 실리콘막으로 이루어지는 반도체막(1)을 플라즈마 CVD법에 의해 50nm~100nm의 두께로 형성한다. 이 때의 원료 가스로서는, 예를 들면 디실란이나 모노실란을 이용할 수 있다. 다음에, 반도체막(1)에 대하여 레이저광을 조사하여 레이저 에칭을 실시한다. 그 결과, 비정질의 반도체막(1)은, 라틴 용융하고, 남고 고열 용융을 거쳐서 용융된다. 이 때에, 각 영역으로의 레이저광의 조사 시간인 대량으로 일 시간이다. 또한, 조사 영역도 각각 전체에 대하여 국소적이거나 때문에, 거친 결핵이 동시에 고온으로 뜨겁게 되는 일이 없다. 그 때문에, 기판(10')으로서 유리 기판 등을 이용하더라도 불에 의한 변형이나

광각성 등이 발생하지 않는다.

다음에, 반도체막(1)의 표면에 포토리소그라피 기술을 이용하여 레지스트 마스크(551)를 형성하고, 이 레지스트 마스크(551)를 거쳐서 반도체막(1)을 에칭하는 것에 의해, 도 7(B)에 도시하는 바와 같이, 성형상의 반도체막(1a)(공통층)을 형성한다.

다음에, 350℃ 이하의 온도 조건에서, 가연(10)의 전면에, CVD 법 등에 의해 반도체막(1a)의 표면에, 제1인질 절연막(2a) 등을 형성하기 위한 절리온 산화막 등의 절연막(2)을 50nm~150nm의 두께로 형성한다. 이 때의 온도 가스는, 예를 들면 TEOS와 산소 가스의 혼합 가스를 사용할 수 있다. 여기서 형성하는 절연막(2)은, 절리온 산화막 대신에 절리온 절화막이라도 무방하다.

다음에, 도식하지 않았지만, 소정의 레지스트 마스크를 거쳐서 반도체막(1a)의 연장 부분(11)에 절리온 이온을 주입하고, 절연층(3)과의 사이에 측벽 용량(8)을 구성하기 위한 하부 전극을 형성한다.

다음에, 도 7(C)에 도시하는 바와 같이, 소파단방출 등에 의해, 가연(10)의 전면에, 주사선(3a) 등을 형성하기 위한 알루미늄막, 탄탈막, 몰리브덴막, 또는 이들 금속층의 어느 하나를 주성분으로 하는 합금막으로 이루어지는 도전막(3)을 300nm~800nm의 두께로 형성한 뒤, 포토리소그라피 기술을 이용하여 레지스트 마스크(552)를 형성한다.

다음에, 레지스트 마스크(552)를 거쳐서 도전막(3)을 드러내 에칭하고, 도 7(D)에 도시하는 바와 같이, 주사선(3a)(제1인질 전극) 및 절연층(3b)을 형성한다. 이때, TFT(30)의 형성 영역에서 벗어난 영역에는, 주사선(3a)과 동일한 층의 도전막으로 이루어지는 요철 형성용 박막(3g)을 남긴다. 여기서, 요철 형성용 박막(3g)은, 주사선(3a)에서 전기적으로 분리된 상태로 형성한다.

다음에, 활성 TFT부 및 구동 회로의 N 채널 TFT부(도시하지 않음) 쪽에는, 주사선(3a)이나 제1인질 전극을 마스크로 하여, 약 $0.1 \times 10^{12}/\text{cm}^2$ ~ 약 $10 \times 10^{12}/\text{cm}^2$ 의 도즈량으로 저농도의 불순물 이온(인)을 주입하고, 주사선(3a)에 대하여 자기 정렬적으로 저농도 소스 영역(1b) 및 저농도 드레인 영역(1c)을 형성한다. 여기서, 주사선(3a)의 바로 아래에 위치해 있어서, 불순물 이온이 도입되지 않은 부분은 반도체막(1a) 아래의 채널 영역(1a')으로 된다.

다음에, 도 7(E)에 도시하는 바와 같이, 활성 TFT부에서는, 주사선(3a)(제1인질 전극)보다 폭이 넓은 레지스트 마스크(553)를 형성하고, 고농도의 불순물 이온(인)을 약 $0.1 \times 10^{12}/\text{cm}^2$ ~ 약 $10 \times 10^{12}/\text{cm}^2$ 의 도즈량으로 주입하여, 고농도 소스 영역(1b) 및 드레인 영역(1d)을 형성한다.

이들 불순물 도입 공정 대신에, 저농도의 불순물의 주입을 실행하지 않고서 제1인질 전극보다 폭이 넓은 레지스트 마스크를 형성한 상태에서 고농도의 불순물(인)을 주입하고, 요철 구조의 소스 영역 및 드레인 영역을 형성하더라도 무방하다. 또한, 주사선(3a)을 마스크로 하여 고농도의 불순물을 주입하고, 절묘알라인 구조의 소스 영역 및 드레인 영역을 형성하더라도 무방한 것은 물론이다.

또, 도면을 생략하지만, 이러한 공정의 위해서, 주면 구동 회로부의 N 채널 TFT부를 형성하지만, 이 때는, P 채널 TFT부를 마스크로 하여 놓는다. 또한, 주면 구동 회로의 P 채널 TFT부를 형성할 때는, 활성부 및 N 채널 TFT부를 레지스트로 다층 보호하고, 제1인질 전극을 마스크로 하여, 약 $0.1 \times 10^{12}/\text{cm}^2$ ~ 약 $10 \times 10^{12}/\text{cm}^2$ 의 도즈량으로 불순물 이온을 주입하는 것에 의해, 자기 정렬적으로 P 채널의 소스, 드레인 영역을 형성한다. 이때, N 채널 TFT부의 형성사와 마찬가지로, 제1인질 전극을 마스크로 하여, 약 $0.1 \times 10^{12}/\text{cm}^2$ ~ 약 $10 \times 10^{12}/\text{cm}^2$ 의 도즈량으로 저농도의 불순물 이온을 도입하여, 절리온절연막에 저농도 영역을 형성한 뒤, 제1인질 전극보다 폭이 넓은 레지스트 마스크를 사용하여 고농도의 불순물(불순물 이온)을 약 $0.1 \times 10^{12}/\text{cm}^2$ ~ 약 $10 \times 10^{12}/\text{cm}^2$ 의 도즈량으로 주입하여, LOD 구조(lightly doped drain)의 소스 영역 및 드레인 영역을 형성하더라도 무방하다. 또한, 고농도의 불순물의 주입을 실행하지 않고서, 제1인질 전극보다 폭이 넓은 마스크를 형성한 상태에서 고농도의 불순물(인)을 주입하여, 요철 구조의 소스 영역 및 드레인 영역을 형성하더라도 무방하다. 이들 이온 주입 공정에 의해서, CMOS 회로가 가능하게 되어, 주면 구동 회로의 통합 기판재료의 내장이 가능해진다.

다음에, 도 7(F)에 도시하는 바와 같이, 포토리소그라피 기술을 이용하여 레지스트 마스크(554)를 형성한 뒤, 레지스트 마스크(554)를 거쳐서 절연막(2, 11)을 드러내 에칭하고, 도 8(A)에 도시하는 바와 같이, 요철 형성용 박막(3g)과 하층막에서 절지는 영역에는, 제1인질 절연막(2a) 및 하지 보호막(11a)과 각각 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(2g, 11g)을 남긴다.

다음에, 도 8(B)에 도시하는 바와 같이, 주사선(3a)의 표면측에 CVD 법 등에 의해, 제 1 층간 절연막(4a)을 형성하기 위한 절리온 산화막 등의 절연막(4)을 300nm~800nm의 두께로 형성한다. 이 때의 온도 가스는, 예를 들면 TEOS와 산소 가스의 혼합 가스를 사용할 수 있다.

다음에, 포토리소그라피 기술을 이용하여 레지스트 마스크(555)를 형성한다.

다음에, 레지스트 마스크(555)를 거쳐서 절연막(4)에 드러내 에칭을 실행하고, 도 8(C)에 도시하는 바와 같이, 제 1 층간 절연막(4a)에서 소스 영역 및 드레인 영역에 대응하는 부분에 콘택트 등을 각각 형성한다. 이때, 요철 형성용 박막(3g)과 절지는 영역에는, 제 1 층간 절연막(4a)과 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(4g)을 남긴다.

다음에, 도 8(D)에 도시하는 바와 같이, 제 1 층간 절연막(4a)의 표면측에, 테이타늄(5a)(소스 전극) 등을 구성하기 위한 알루미늄막, 탄탈막, 몰리브덴막, 또는 이들 금속층의 어느 하나를 주성분으로 하는 합금막으로 이루어지는 도전막(5b)을 스퍼터링법 등으로 300nm~800nm의 두께로 형성한 뒤, 포토리소그라피 기술을 이용하여 레지스트 마스크(556)를 형성한다.

다음에, 레지스트 마스크(556)를 거쳐서 도전막(5b)에 드러내 에칭을 실행하고, 도 8(E)에 도시하는 바와 같이, 테이타늄(5a) 및 도전막 전극(5b)을 형성한다. 이때, 요철 형성용 박막(4g)과 절지는 영역에는, 테이타늄(5a)과 동일한 층의 도전막으로 이루어지는 요철 형성용 박막(5g)을 남긴다. 이 요철 형성용 박막(5g)은, 테이타늄(5a)으로부터 전기적으로 분리된 상태로 형성한다.

다음에, 도 8(F)에 도시하는 바와 같이, 테이타늄(5a) 및 도전막 전극(5b)의 표면측에 CVD 법 등에 의해, 제 2 층간 절연막(5a)을 형성하기 위한 절리온 절화막 등의 절연막(5)을 100nm~300nm의 막두께로 형성한 뒤, 포토리소그라피 기술을 이용하여, 제 2 층간 절연막(5a)에 콘택트 등을 형성하기 위한 레지스트 마스크(557)를 형성한다.

다음에, 레지스트 마스크(557)를 거쳐서 절연막(5)에 드러내 에칭을 실행하고, 도 8(F)에 도시하는 바와 같이 제 2 층간 절연막(5a)용, 드레인 전극(14)에 대응하는 부분에 콘택트 등을 형성한다. 이때, 요철 형성용 박막(5g)과 절지는 영역에는, 제 2 층간 절연막(5a)과 동일한 층의 절연막으로 이루어지는 요철 형성용 박막(5g)을 남긴다.

다음에, 도 8(C)에 도시하는 바와 같이, 제 2 층간 절연막(5a) 및 요철 형성용 박막(5g)의 표면측에, 피하도르폴리실라잔 또는 이것을 포함하는 조성물을 도포한 뒤, 소성하거나, 또는 여극화 수지를 도포하여 평탄화막(7)을 형성한다.

여기서, 평탄화막(7)은, 유동성을 갖는 재료를 도포한 것으로부터 형성되기 때문에, 평탄화막(7)의 표면에는, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)의 유무에 기인하는 단차, 요철을 적절히 삼켜하여, 매지가 없는, 원만한 형상의 요철 패턴이 형성된다. 단, 평탄화막(7)이 지나치게 두꺼우면, 평탄화막(7)에 의해서, 요철이 소거되어 버리는 한편, 평탄화막(7)이 지나치게 얇으면, 매지를 확실하게 소거할 수 없기 때문에, 평탄화막(7)의 막두께에 관해서는, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)의 합계 두께의 약 1/2배로부터 약 2배까지의 범위로 설정된다.

또, 피하도르폴리실라잔이든 무기 폴리실라잔의 일종으로, 대기중에서 소성 함으로써 실란화 산화막에 전화(轉化)하는 도포용 코팅 재료이다. 예를 들면, 주식회사 동원(東源) 화학 제품의 폴리실라잔은, -(Si₃H₇)₄-를 단위로 하는 무기 폴리머이고, 크실렌(xylene) 등의 유기용제에 가용적이다. 따라서, 이 무가 폴리머의 무기 용액 용액(액체)을, 20% 크실렌 용액(용액)을 도포액으로 하여 스핀코팅법에 의해 평탄, 2000rpm, 20초간)으로 도포한 뒤, 450℃의 온도로 대기중에서 소성하면, 수분이나 산소와 반응하여, CVD 법으로 성막한 실란화 산화막과 동등 이상의 치밀한 비정질의 실란화 산화막을 얻을 수 있다.

다음에, 도 10(A)에 도시하는 바와 같이, 평탄화막(7)에 콘택홀 홀을 형성하기 위한 레지스트 마스크(55g)를 형성한 뒤, 레지스트 마스크(55g)를 가쳐서 평탄화막(7)에 에칭을 행하고, 도 8(D)에 도시하는 바와 같이, 콘택홀 홀을 형성한다. 또, 평탄화막(7)에 감광성 재료를 이용한 경우는, 거울용 도포·프리 베이킹(pre baking)한 뒤, 포토리스그래피에 의해 각질 재료를 감광하고, 후상인 위에 포스트 베이킹(post baking)하는 것에 의해 마친가지의 콘택홀 홀을 얻을 수 있다.

다음에, 도 10(A)에 도시하는 바와 같이, 스프레딩층 등에 의해서, 평탄화막(7)의 표면에 알루미늄층 등이 되고 하는 반사성을 갖는 금속막(8)을 형성한 뒤, 포토리스그래피 기술을 이용하여 레지스트 마스크(55g)를 형성한다.

다음에, 레지스트 마스크(55g)를 가쳐서 금속막(8)에 에칭을 실행하고, 도 10(B)에 도시하는 바와 같이, 소정 영역에 광반사막(8a)을 남긴다. 이렇게 하여 형성된 광반사막(8a)의 표면에는, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)과, 그들의 비형성 영역에 의하여 형성된 도나치 요철에 의해서 500nm 이상, 나아가 800nm 이상의 요철 패턴(8g)이 형성되고, 또한, 이 요철 패턴(8g)은, 평탄화막(7)에 의해서, 매지가 없는, 원만한 형상으로 되어 있다.

다음에, 도 10(C)에 도시하는 바와 같이, 광반사막(8a)의 표면측에, 두께 40nm~200nm의 ITO 막(9)을 스프레딩층 방식으로 형성한 뒤, 포토리스그래피 기술을 이용하여 레지스트 마스크(55g)를 형성한다.

다음에, 레지스트 마스크(55g)를 가쳐서 ITO 막(9)에 에칭을 행하고, 도 10(C)에 도시하는 바와 같이, 도래인 전극(8b)에 전기적으로 접속하는 최소 전극(9a)을 형성한다.

그런 후에는, 도 5 및 도 6에 도시하는 바와 같이, 최소 전극(9a)의 표면측에 폴리머이드막(배향막(12))을 형성한다. 그것에는, 평탄화층을보다 n-메틸피롤론 등의 용매에 5~10중량%의 폴리머이드나 폴리머이드산올을 용해시킨 폴리머이드·나니스올 용액으로 인쇄한 뒤, 가열·경화(소성)한다. 그리고, 그 결과, 폴리머이드막을 형성한 가판에 레이저에 성유로 이루어지는 매트칭으로 일정 방향으로 연속해서, 폴리머이드 분자층을 유전 균방에 일정 방향으로 배열시킨다. 그 결과, 위에 종전한 액정 분자와 폴리머이드 분자의 상호 작용에 의해 액정 분자가 일정 방향으로 배열한다.

이렇게 하여 TFT 어레이 가판(10)을 제조한다. 또, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)은, 위와 마찬가지로 매각을 갖지 않는 평면 형상을 갖고 형성되어 있는 것이 바람직하지만, 이러한 구성은, 노광 마스크의 설계사, CAD 상에서 개구의 1번의 길이를 노광기의 폭(wa) 한계 균방 이하로 설정하면 실현할 수 있다. 또한, 요철 패턴(8g)을 구성하는 각 볼록부(8b)의 사이에서 측간의 경사각과 필치가 10°이하, 바람직하게는, 5°이하인 것이 바람직하기 때문에, 요철 형성용 박막을 형성할 때, 각광 도라이 에칭용, RIE, 또는 고밀도 플라즈마 에칭을 실행하면, 각 볼록부(8b) 사이에서 측간의 경사각의 필치를 작게 억제할 수 있다.

[실시예 2]

도 11(A), (B)는, 본 발명의 실시예 2에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법에 있어서, 그 특징적인 공정을 나타내는 공정 단면도이다. 도 12는, 본 발명의 실시예 2에 따르는 전기 광학 장치에 있어서, 최소 스위칭용의 TFT의 형성 영역에서 벗어나 영역에서 광반사막의 표면에 요철 패턴을 형성한 모양을 확대하여 나타내는 단면도이다. 또, 본 실시예, 및 어레이 형성하는 어느 실시예도, 가변적인 구성이 실시예 1과 마찬가지로기 때문에, 공통하는 부분에 동일한 부호를 부여하여 도 11 및 도 12에 도시하고 통시해, 그들의 설명을 생략한다.

실시예 1에서는, 도 7(F), 도 8(A)에 도시하는 바와 같이, 절연막(2, 1)을 에칭하여 요철 형성용 박막(2g, 11g)을 남긴 뒤, 도 8(B), (C)에 도시하는 바와 같이, 절연막(4)을 에칭하여 요철 형성용 박막(4g)을 남겼지만, 본 예에서는, 도 11(A)에 도시하는 바와 같이, 절연막(4)을 절형할 때까지, 절연막(2, 1)을 에칭하지 않고, 레지스트 마스크(55g)를 가쳐서 절연막(4)을 형성한 후, 도 11(B)에 도시하는 바와 같이, 절연막(2, 1)을 동시에 에칭하여, 요철 형성용 박막(11g, 2g, 4g)을 동시에 형성한다. 이 때문에, 본 예에 의하면, 실시예 1과 비교하여, 포토리스그래피 감광을 한 번 줄일 수 있다.

이렇게 제조 방법을 채용한 경우도, 도 12에 도시하는 바와 같이, 요철 형성용 박막(11g, 2g, 3g, 4g, 6g, 5g)과, 그들의 비형성 영역에 의하여 형성된 도나치 요철에 의해서, 광반사막(8a)의 표면에 요철 패턴(8g)을 형성할 수 있다.

[실시예 3]

도 13(A), (B)는, 본 발명의 실시예 3에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법에 있어서, 그 특징적인 공정을 나타내는 공정 단면도이다. 도 14는, 본 발명의 실시예 3에 따르는 전기 광학 장치에 있어서, 최소 스위칭용의 TFT의 형성 영역에서 벗어나 영역에서

광반사막의 표면에 요철 패턴을 형성한 도양을 확대하여 나타내는 단면도이다.

실시예 2에서는, 도 11(A), (B)를 참조하여 설명한 바와 같이, 절연막(2, 11)을 동시에 형성하고, 요철 형성용 박막(11g, 2g, 4g)을 동시에 형성했지만, 본 예에서는, 도 13(A)에 도시하는 바와 같이, TFT(30)의 반도체막(1a)과 동일한 층의 반도체막(1a)을, 광반사막(8a) 표면의 요철 패턴(8g)의 오목부(8c)에 상당하는 영역에 남겨 두고, 이 상태에서, 도 13(B)에 도시하는 바와 같이, 절연막(4)을 도리어 형성하여 요철 형성용 박막(4g)을 형성한다.

이와 같이 구성하면, 도 14에 도시하는 바와 같이, 반도체막(1a)이 예칭 스텝으로부터 가능하여, 하지 보호막(11a)을 구성하는 절연막(11)이 예칭되지 않기 때문에, TFT 아래에 기판(10)의 전면에 하지 보호막(11)을 남길 수 있다.

또한, 본 예에서는 요철 형성용 박막(3g, 4g, 5g, 5g)과, 그들의 비형성 영역에 의하여 형성된 단차나 요철에 의해서, 광반사막(8a)의 표면에 요철 패턴(8g)을 형성할 수 있다.

[실시예 4]

도 15는, 본 발명의 실시예 4에 따르는 전기 광학 장치에 있어서, 최소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 표면에 요철 패턴을 형성한 도양을 확대하여 나타내는 단면도이다.

실시예 1에서는, 도 6에 도시하는 바와 같이, 요철 형성용 박막(11g, 2g, 3g, 4g, 5g)을 각각, 그 중심이 일치하도록 형성하기 때문에, 광반사막(8a)의 표면에 형성된 요철 패턴(8g)에서는, 각 불록부(8a)의 측면의 경사가 불록부(8a)의 중심에 대하여 대칭이며, 반사광이 등방적이었지만, 본 예에서는, 도 15에 도시하는 바와 같이, 요철 형성용 박막(11g, 2g, 3g, 4g, 5g)에 대해서는, 그 중심을 일치시키고, 요철 형성용 박막(5g)에 대해서는, 그 중심 위치를 요철 형성용 박막(11g, 2g, 3g, 4g, 5g)의 중심 위치로부터 명시 방향으로 비껴고 있다. 이 때문에, 도전막의 남겨진 불록 패턴과 절연막에 개구된 오목 패턴의 중심이 동일적으로 비대칭으로 분포된다.

이와 같이 구성하면, 광반사막(8a)의 표면에 형성된 요철 패턴(8g)에서는, 각 불록부(8a)의 측면의 경사가 불록부(8a)의 중심에 대하여 비대칭으로 되어, 반사광이 비등방성을 띠게 된다. 따라서, 이 비등방성을 이용하여 표시의 불확을 보낼 수 있다. 즉, 도 15에 나타내는 예에서는, 요철 패턴(8g)을 구성하는 각 불록부(8a)에서, 측면의 경사가 급격한 쪽이 명시 방향을 향하고 있으므로, 명시 방향으로의 산란 성분을 강하게 할 수 있기 때문에, 명시 방향으로의 밝기를 유지한 채로, 화상 전체의 휘도를 높일 수 있다.

[실시예 5]

도 16은, 본 발명의 실시예 5에 따르는 전기 광학 장치에 있어서, 최소 스위칭층의 TFT의 형성 영역에서 벗어난 영역에서 광반사막의 표면에 요철 패턴을 형성한 도양을 확대하여 나타내는 단면도이다.

광반사막(8a)으로부터의 반사광을 비등방적으로 하는 데 있어서, 도 16에 도시하는 바와 같이, 요철 형성용 박막(11g, 2g, 4g, 5g)에 대해서는, 서로의 중심을 일치시키고, 요철 형성용 박막(3g, 8g)에 대해서는, 그 중심 위치를 요철 형성용 박막(11g, 2g, 4g, 5g)의 중심 위치로부터 러비 처리에 의해서 불상칭한 명시 방향으로 비껴고 놓더라도 무방하다. 이와 같이 구성하면, 도전막의 남겨진 불록 패턴과 절연막에 개구된 오목 패턴의 중심이 동일적으로 비대칭으로 분포된다.

이와 같이 구성한 경우도, 광반사막(8a)의 표면에 형성된 요철 패턴(8g)에서는, 각 불록부(8a)의 측면의 경사가 불록부(8a)의 중심에 대하여 비대칭으로 되어, 반사광이 비등방성을 띠게 된다. 따라서, 본 예와 같이, 요철 패턴(8g)을 구성하는 각 불록부(8a)에서, 측면의 경사가 급격한 쪽을 명시 방향에 향하게 하면, 명시 방향으로의 산란 성분을 강하게 할 수 있기 때문에, 명시 방향으로의 밝기를 유지한 채로, 화상 전체의 휘도를 높일 수 있다.

[실시예 6]

도 17은, 본 발명의 실시예 6에 따르는 전기 광학 장치의 단면도이다.

실시예 1~5에서는, 각 화소(100a)에 형성된 화소 스위칭층의 TFT(30)가 정(正) 소대거울 또는 코플레어너형의 물리실린더 TFT이지만, 도 17에 도시하는 바와 같이, 예 스테이지층의 TFT나 비정형 실린더 TFT 등, 다른 층상의 TFT를 화소 스위칭층으로 이용하더라도 무방하다.

이와 같이 구성한 경우도, 도 17에 도시하는 바와 같이, TFT 아래에 기판(10)에 있어서, 예 스테이지층의 TFT(30)의 형성 영역에서 벗어난 영역에는, 주사선(3a)(개이트 라인)과 동일한 층의 도전막으로 이루어지는 오목부 형성용 박막(3g)과, 게이트 절연막(2a)과 동일한 층의 도전막으로 이루어지는 오목부 형성용 박막(2g)과, 데이터선(5a)과 동일한 층의 도전막으로 이루어지는 오목부 형성용 박막(8g)을 소정의 패턴으로 선형적으로 형성하면, 그들의 형성 영역과 비형성 영역에 의하여 불상칭한 단차나 요철에 의해서, 광반사막(8a)의 표면에 요철 패턴(8g)을 형성할 수 있다.

[전기 광학 장치의 전자 거기로의 적용]

이와 같이 구성된 반사형, 또는 반투과·반 반사형의 전기 광학 장치(100)는, 각종 전자 기기의 표시부로서 이용될 수 있지만, 그 외에, 도 18, 도 19, 및 도 20을 참조하여 설명한다.

도 18은, 본 발명에 따르는 전기 광학 장치를 표시 장치로서 이용한 전자 기기의 화소 구성을 나타내는 블록도이다.

도 18에 있어서, 전자 기기는, 표시 정보 출력부(70), 표시 정보 처리 회로(71), 전원 회로(72), 데이터 생성기(73), 그리고 액정 장치(74)를 갖는다. 액정 장치(74)는, 액정 표시 패널(74a) 및 구동 회로(74b)를 갖는다. 액정 장치(74)로서는, 전술한 전기 광학 장치(100)를 이용할 수 있다.

표시 정보 출력부(70)는, ROM(Random Only Memory), RAM(Random Access Memory) 등이라고 하는 메모리, 각종 디스크 등이라고 하는 소스리저 유닛, 디지털 화상 신호를 영상 출력하는 영상 처리 회로를 포함하고, 데이터 생성기(73)에 의해서 생성된 각종 출력 신호에 근거하여, 소정 코드의 화상 신호 등이라고 하는 표시 정보를 표시 정보 처리 회로(71)에 공급한다.

표시 정보 처리 회로(71)는, 시간화·패킷화 변환 회로나, 접속·변환 회로, 데이터변환 회로, 감마 보정 회로, 왜곡 보정 회로 등이라고 하는 주지의 각종 회로를 구비하여, 입력된 표시 정보의 처리를 실행하고, 그 화상 신호를 출력 신호 OLK와 함께 구동 회로(72)에 공급한다. 전원 회로(72)는, 각 구성 요소에 소정의 전압을 공급한다.

도 19는, 본 발명에 따른 전자 기기의 일 실시 형태인 모바일용의 표시부 집적부를 나타내고 있다. 여기에 나타내는 표시부 집적부(80)는, 커 보드(81)를 구비한 본체부(82)와, 액정 표시 유닛(83)을 갖는다. 액정 표시 유닛(83)은, 전술한 전기 광학 장치(100)를 포함하여 구성된다.

도 20은, 본 발명에 따른 전자 기기의 다른 실시 형태인 휴대 전화기를 나타내고 있다. 여기에 나타내는 휴대 전화기(90)는, 복수의 소켓 단편(91)과, 전술한 전기 광학 장치(100)로 이루어지는 표시부를 갖고 있다.

발명의 효과

이상과 같이, 본 발명에서는, 광반사막의 하층막중, 광반사막과 편광막으로 겹쳐진 영역에는, 각 편광 및 편광막중의 적어도 1층과 편광막 중의 박막층을 요철 형성용 박막으로서 소정의 패턴으로 선택적으로 형성하고, 이 요철 형성용 박막 형성의 유무에 기반하는 단차, 요철을 이용하여, 광반사막의 표면에 요철 패턴을 형성한다. 여기서, 편광이나 편광막 중의, 광반사막에 요철을 부여하는가에 여부에 관계없이, 반드시 형성되어 있는 것으로, 그뿐만 아니라, 기판의 표면 전체에 소정의 박막층을 형성한 뒤, 포토레지스트를 이용하여 패터닝하는 것에 의해 형성되는 것이다. 이 때문에, 편광이나 편광막을 형성하는 공정중 그다음 단계에서, 그들과 동일한 층의 요철 형성을 박막층 소정의 패턴으로 선택적으로 형성할 수 있다. 따라서, 성막 공정을 추가하는 일 없이, 광 제산 기공을 구비한 광반사막을 형성할 수 있다. 또한, 기판상에 패턴된 소지층을 형성하는 영역을 광학용 요철 형성을 받아들이지 않는 것보다 용이한 기술로, 패턴 소지를 형성하기 위한 미세 가공을 하는 데 지장이 없다.

(57) 청구의 범위

청구항 1.

전기 광학 물질을 사이에 유제하는 기판상에는, 각 편광마다 적어도, 하나, 또는 복수의 편광에 전기적으로 접속하는 화소 소수화층의 패턴이 소지되고, 광반사막을 구비한 전기 광학 장치에 있어서,

상기 광반사막의 하층막중, 광반사막과 편광막으로 겹쳐진 영역에는, 상기 하나 또는 복수의 편광, 및 그들과 편광이 겹친 모든 상층 또는 하층에 형성된 편광막중의 적어도 1층과 동일한 층의 박막이 소정의 패턴으로 선택적으로 형성된 요철 형성용 박막과, 요철 형성용 박막의 비형성 영역이 마련되고,

상기 광반사막의 표면에는, 상기 요철 형성용 박막의 상층 영역과 비형성 영역에 대하여 요철 패턴이 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 2.

제 1 항에 있어서,

상기 광반사막의 하층막, 또한, 상기 요철 형성용 박막의 상층막에 패턴화되어 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 3.

제 2 항에 있어서,

상기 패턴화되어 패턴화 유닛은 상기 요철 패턴의 고지자의 1/2로부터 2배까지의 범위인 것을 특징으로 하는 전기 광학 장치.

청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 요철 형성용 박막에는, 적어도, 상기 편광과 하나와 동일한 층의 도전막이 포함되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 5.

제 4 항에 있어서,

상기 편광중의 하나와 동일한 층의 도전막으로 이루어지는 상기 요철 형성용 박막이, 상기 편광과 전기적으로 연결되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 6.

제 1 항에 있어서,

상기 패턴된 소지층, 박막 패턴화소지 또는 박막 다이나모드 소지이고,

상기 패턴중의 하나는, 주사선인 것을 특징으로 하는 전기 광학 장치.

청구항 7.

제 1 항에 있어서,
 상기 액티브 소자는 박막 트랜지스터이고,
 상기 배선층의 하나는, 데이터선인 것을 특징으로 하는 전기 회로 장치.

청구항 8.

제 1 항에 있어서,
 상기 액티브 소자는 박막 트랜지스터이고,
 상기 배선층 주사선 및 데이터선을 함께 포함하며,
 상기 요철 형성용 박막은, 데이터선과 각각의 절연층을 층으로 이루어지는 단위와, 절연층 포함 박막은, 절연층으로 하는 전기 회로 장치.

청구항 9.

제 4 항에 있어서,
 상기 도전막의 막두께는, 각각 500nm 이상을 갖는 것을 특징으로 하는 전기 회로 장치.

청구항 10.

제 4 항에 있어서,
 상기 도전막은, 적어도 두께 치수의 1/2에 상당하는 부분이 절연막층과, 절연막, 절연층과, 또는 절연층과 적어도 하나를 포함하는 절연막으로 이루어지는 것을 특징으로 하는 전기 회로 장치.

청구항 11.

제 4 항에 있어서,
 상기 절연막은, 드래이 에칭법에 의하여 가려진 것을 특징으로 하는 전기 회로 장치.

청구항 12.

제 1 항에 있어서,
 상기 요철 형성용 박막에는, 적어도, 절연막이 포함되어 있는 것을 특징으로 하는 전기 회로 장치.

청구항 13.

제 12 항에 있어서,
 상기 절연막에는, 액티브 소자 및 배선보다 하층에 형성되어 있는 하지 보호막과 동일한 층으로 이루어지는 절연층이 포함되어 있는 것을 특징으로 하는 전기 회로 장치.

청구항 14.

제 12 항 또는 제 13 항에 있어서,
 상기 배선이 복수이며, 상기 절연막에는, 그들 복수의 배선 사이를 전기적으로 절연하는 중간 절연막과 동일한 층으로 이루어지는 절연층이 포함되어 있는 것을 특징으로 하는 전기 회로 장치.

청구항 15.

제 12 항 또는 제 13 항에 있어서,
 상기 절연막에는, 상기 배선의 상층에 형성되어 있는 도금 절연막과 동일한 층으로 이루어지는 절연층이 포함되어 있는 것을 특징으로 하는 전기 회로 장치.

청구항 16.

제 12 항에 있어서,
 상기 절연막은, 적어도 두께 치수의 1/2에 상당하는 부분이 절연된 산화막으로 이루어지는 것을 특징으로 하는 전기 회로 장치.

청구항 17.

제 16 항에 있어서,
 상기 절연막은, 드래이 에칭법에 의해 형성되는 것을 특징으로 하는 전기 회로 장치.

청구항 18.

제 14 항에 있어서,

상기 패턴은 소자는 박막 트랜지스터이고,

상기 요철 형성을 박막의 하층에는, 상기 박막 트랜지스터의 통공층과 동일할 층의 반도체막이 평면적으로 형성 있는 것을 특징으로 하는 전기 광학 장치.

청구항 19.

제 1 항에 있어서,

상기 요철 패턴은, 인접하는 볼록부가 20 μm 이하의 평균 거리를 갖고 반복되고 있는 영역을 갖지 않는 것을 특징으로 하는 전기 광학 장치.

청구항 20.

제 1 항에 있어서,

상기 요철 패턴의 고지치는, 500nm 이하인 것을 특징으로 하는 전기 광학 장치.

청구항 21.

제 20 항에 있어서,

상기 요철 패턴의 고지치는, 800nm 이하인 것을 특징으로 하는 전기 광학 장치.

청구항 22.

제 1 항에 있어서,

상기 요철 형성을 박막은, 외부 가광자극이 에너지를 갖지 않는 평면 형상을 갖고 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 23.

제 22 항에 있어서,

상기 요철 형성을 박막은, 사용되고 있는 포토레지스트층의 장치의 해상도의 2배 이하의 길이로 이루어지는 다각형으로서 요철된 다스프를 이용하여 형성되는 것을 특징으로 하는 전기 광학 장치.

청구항 24.

제 1 항에 있어서,

상기 요철 패턴을 구성하는 볼록부 및 오목부는, 모두, 기면에 대한 경사각이 3°이하의 평면 부분의 평면 치수가 10 μm 이하인 것을 특징으로 하는 전기 광학 장치.

청구항 25.

제 1 항에 있어서,

상기 요철 패턴은, 인접하는 볼록부 사이의 평면 거리가 상기 요철 패턴의 고지치의 5배로부터 20배까지의 범위인 것을 특징으로 하는 전기 광학 장치.

청구항 26.

제 1 항에 있어서,

상기 요철 패턴을 구성하는 각 볼록부의 사이에서 측면의 경사각의 편차가 면내에서 10°이하인 것을 특징으로 하는 전기 광학 장치.

청구항 27.

제 26 항에 있어서,

상기 요철 패턴을 구성하는 각 볼록부의 사이에서 측면의 경사각의 편차가 면내에서 5°이하인 것을 특징으로 하는 전기 광학 장치.

청구항 28.

제 1 항에 있어서,

상기 요철 패턴을 구성하는 각 볼록부는, 측면의 경사각 당대 볼록부의 중심에 대하여 비대칭인 것을 특징으로 하는 전기 광학 장치.

청구항 29.

제 28 항에 있어서,

상기 요철 표면의 굴곡형상과 각 절곡면의 경사각을 측정하는 용도의 측사가 필요한 용이 명사(明義)인 것을 증명하고 있고 이것을 증명함으로써 본 발명의 기술적 효과가 증명된 것이다.

청구항 30.

제 28 항 또는 제 29 항에 있어서,

상기 요철 형상을 파악한, 적어도 복수의 절곡면으로 이루어지고,

그들 복수의 절곡면의 높낮은 절곡 면적과, 서로 적어도 부분적으로 겹치는 절곡면으로 형성 있고, 또한, 절곡면의 절곡각 각 절곡면의 절곡이 일치하지 않거나 비일치한 절곡면으로 형성 된 것을 특징으로 하는 청구항 30.

청구항 31.

제 28 항 내지 제 29 항 중 어느 한 항에 있어서,

상기 요철 형상을 파악한, 적어도 하나의 절곡면과 적어도 하나의 도정면으로 이루어지고,

그들 복수의 절곡면과 개구된 도정 면적과, 적어도 부분적으로 겹치는 절곡면으로 형성 있고, 또한, 절곡면의 절곡각과 절곡면의 절곡이 일치하지 않거나 비일치한 절곡면으로 형성 된 것을 특징으로 하는 청구항 31.

청구항 32.

제 28 항 내지 제 29 항 중 어느 한 항에 있어서,

상기 요철 형상을 파악한, 적어도 하나의 절곡면과 적어도 하나의 도정면으로 이루어지고,

상기 도정면의 높낮은 절곡 면적과 상기 절곡면과 개구된 도정 면적의 합이 절곡면으로 비절곡면의 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 32.

청구항 33.

제 1 항에 있어서,

상기 요철 형상을 파악한, 상기 요철 표면의 굴곡형상은 절곡면의 절곡면의 간에 절곡이 상응하는 간에 절곡면보다 절곡 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 33. 또한, 절곡면의 절곡면의 높낮은 절곡 면적과 개구된 절곡면보다 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 33. 또한, 절곡면의 절곡면의 높낮은 절곡 면적과 개구된 절곡면보다 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 33.

청구항 34.

제 33 항에 있어서,

상기 요철 형상을 파악한, 적어도 복수의 도정면으로 이루어지고, 보다 상세해서 도정면이 비일치한 절곡 면적과, 절곡에서 도정면이 비일치한 절곡 면적의 절곡 면적의 비를 절곡 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 34.

청구항 35.

제 33 항 또는 제 34 항에 있어서,

상기 요철 형상을 파악한, 적어도 복수의 절곡면으로 이루어지고, 보다 상세해서 절곡면과 개구된 도정 면적의 절곡면의 절곡 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 35.

청구항 36.

제 1 항에 있어서,

상기 요철 형상을 파악한, 적어도 하나의 절곡면과 적어도 하나의 도정면으로 이루어지고,

상기 도정면의 높낮은 절곡 면적과 상기 절곡면과 개구된 도정 면적의 합이 절곡면으로 비절곡면의 면적에 대한 비율로 하는 것을 특징으로 하는 청구항 36.

청구항 37.

제 1 항에 있어서,

상기 요철 형상을 파악한, 복수의 절곡면 또는 도정면으로 이루어지고,

각 절곡면 또는 도정면은, 막두께가 800nm 이하인 것을 특징으로 하는 청구항 37.

청구항 38.

제 1 항에 있어서,

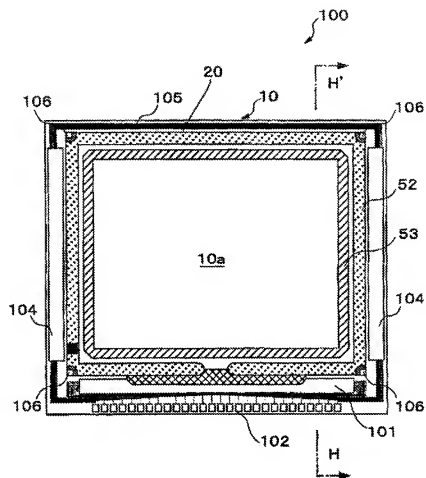
상기 청구항 37항, 38항의 것을 특징으로 하는 청구항 38.

청구항 39.

형구상 1에 규정하는 전기 광학 장치용 표시 장치로서 이용한 것을 특징으로 하는 전자 기기.

도면

도면 1



도면 2

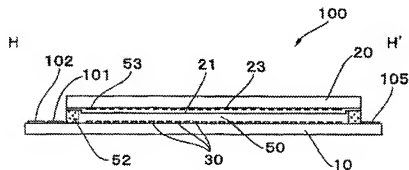
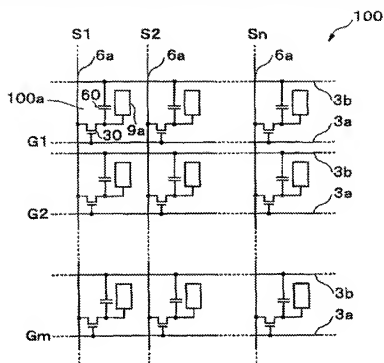
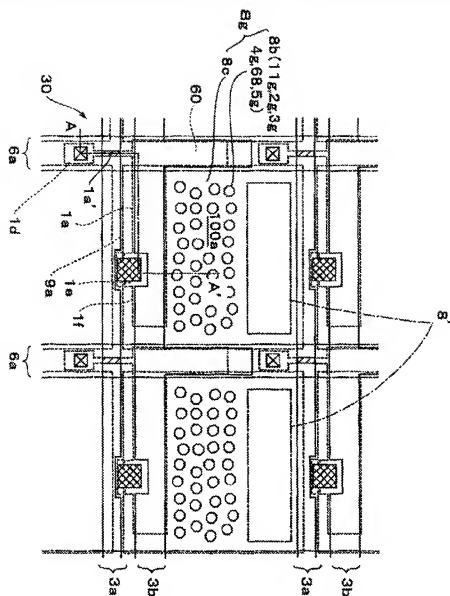


图 3





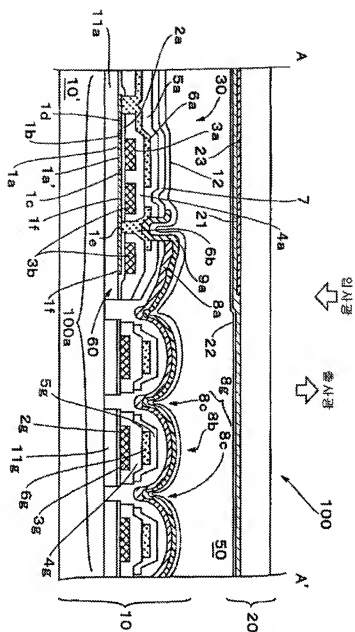


图 9

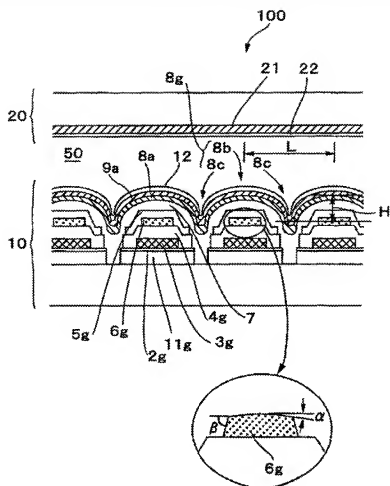
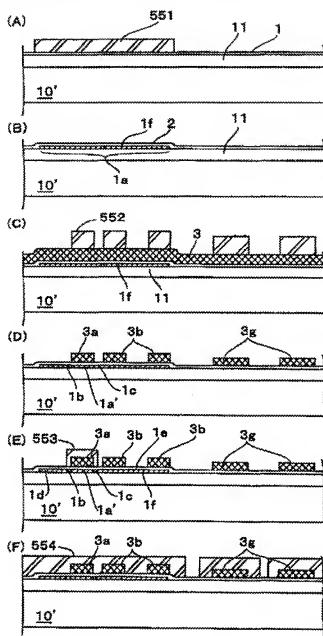


図 7



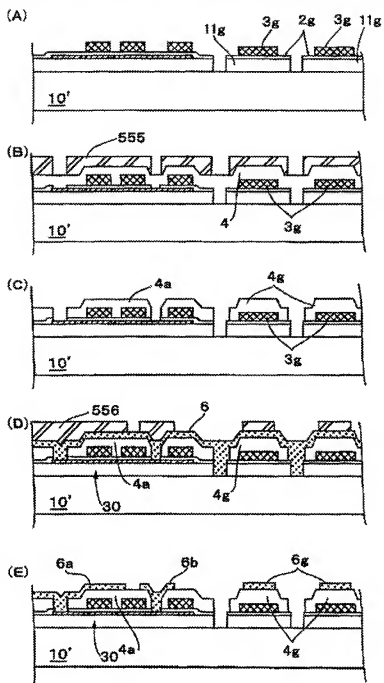


图 9

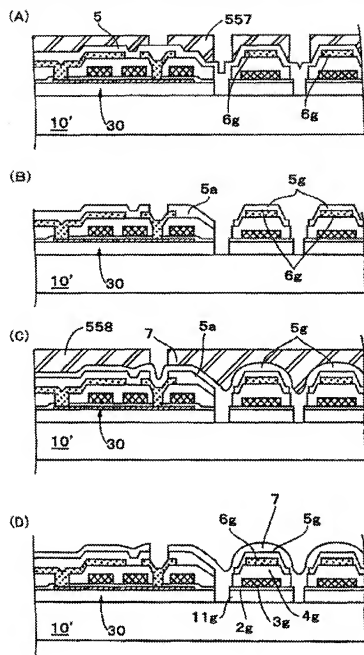
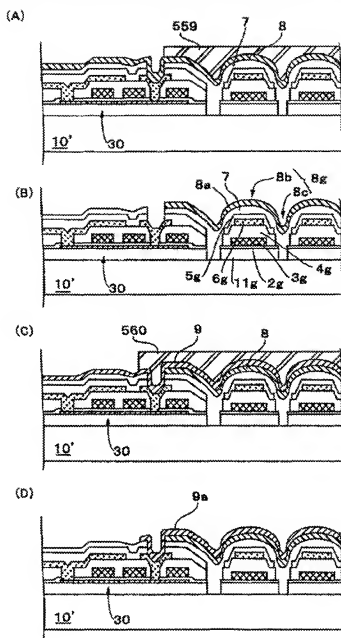
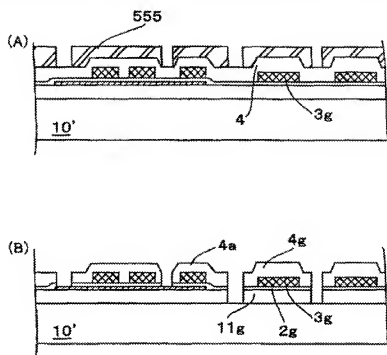


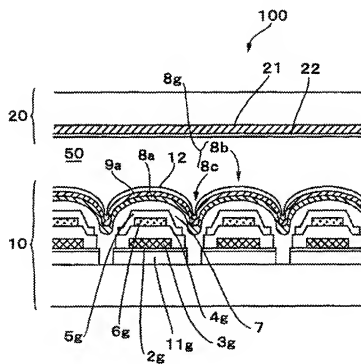
図 10



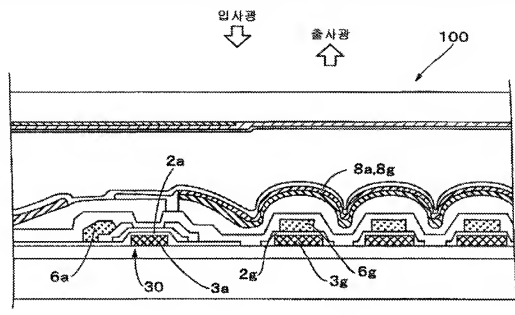
도면 11



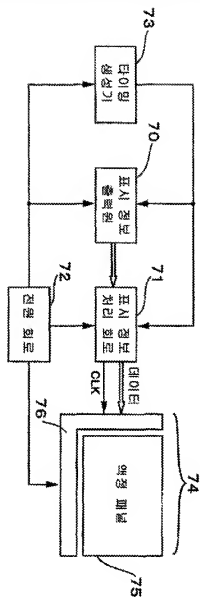
도면 12



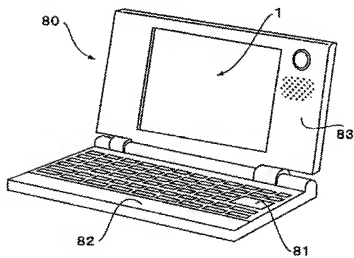
도면 17



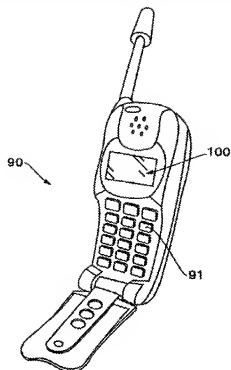
도면 18



도면 19



도면 20



도면 21

